

## МОДЕЛИРОВАНИЕ АРИФМЕТИКО-ЛОГИЧЕСКОГО УСТРОЙСТВА В ПАКЕТЕ MATLAB/SIMULINK

И.Ф. Скоморохов, Ю.А. Федотов

Самарский государственный аэрокосмический университет, г.Самара

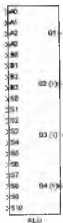
Изучение принципов работы микропроцессорной техники, а так же цифровых устройств, принцип работы которых заложен в микропроцессорной технике, является важным этапом обучения современных инженеров специальности АСУТП. В основе такого обучения должна лежать наглядность работы подобных устройств. Однако работа с реальными микропроцессорами не дает необходимой наглядности обучения, скрытыми от инженера остаются и внутренние принципы работы такого устройства. По этой причине, на первых этапах обучения студентов работе цифровых устройств, целесообразно применять виртуальные модели. Смоделировать цифровые устройства возможно в разных пакетах программ, одним из таких пакетов является пакет Matlab\Simulink. Выбор данного программного продукта обусловлен тем, что Simulink представляет собой графическую среду имитационного моделирования, позволяющую при помощи блок-диаграмм в виде направленных графов, строить динамические модели, включая дискретные, непрерывные и гибридные, нелинейные и разрывные системы. Интерактивная среда Simulink, позволяет использовать уже готовые библиотеки блоков для моделирования электросиловых, механических и гидравлических систем, а также применять развитый модельно-ориентированный подход при разработке систем управления, средств цифровой связи и устройств реального времени. Simulink интегрирована в среду MATLAB, что позволяет использовать встроенные математические алгоритмы, мощные средства обработки данных и научную графику.

Известно, что арифметико-логическое устройство представляет собой блок процессора, который под управлением устройства управления выполняет арифметические и логические преобразования данных, представляемых в виде машинных слов, называемыми в этом случае операндами. Обработываемые АЛУ данные могут иметь различные типы и представления: целые числа или числа с фиксированной запятой, числа с плавающей запятой; логические величины; адрес — если требуется специфичная для адресации памяти арифметика.

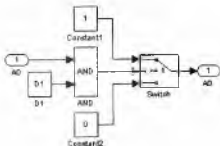
Выполняемые в АЛУ операции можно разделить на следующие группы: операции двоичной арифметики над числами с фиксированной запятой; операции двоичной (или шестнадцатеричной) арифметики над числами с плавающей запятой; операции двоично-десятичной арифметики; операции индексной арифметики (при модификации адресов

команд); операции специальной арифметики; операции над логическими кодами (логические операции); операции над алфавитно-цифровыми полями.

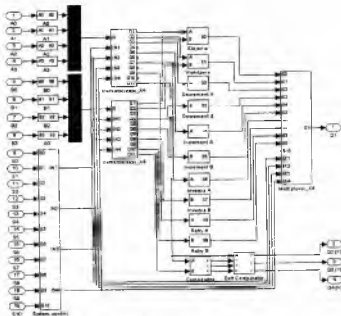
К арифметическим операциям относятся сложение, вычитание, вычитание модулей («короткие операции») и умножение и деление («длинные операции»). Группу логических операций составляют операции дизъюнкция (логическое ИЛИ) и конъюнкция (логическое И) над многоразрядными двоичными словами, сравнение кодов на равенство. Специальные арифметические операции включают в себя нормализацию, арифметический сдвиг (сдвигаются только цифровые разряды, знаковый разряд остается на месте), логический сдвиг (знаковый разряд сдвигается вместе с цифровыми разрядами). Обширна группа операций редактирования алфавитно-цифровой информации. Можно выделить ряд специфичных функциональных устройств, выполняющие некоторые операции АЛУ: устройство умножения; устройство умножения-накопления; устройство умножения-деления; устройство вычислений над числами с плавающей запятой; сдвигатель; устройство обработки кодов условий. АЛУ может быть выполнен как совокупность нескольких узкофункциональных устройств. Модель АЛУ, реализованная в пакете Matlab\Simulink, изображена на рис. 1,а. Входы A0–A3 служат для набора первого четырехразрядного числа A; соответственно, A0 – самый старший разряд, A3 – самый младший разряд. Аналогичное предвазначение имеют входы B0–B3 для второго числа B. S0–S10 – это входы, определяющие выбор операции над числами A и B. Для активации операции на один из данных входов должна быть подана логическая единица, на остальных входах должен быть логический ноль. С выхода Q1 число отправляется по месту назначения, а выходы Q2–Q4 относятся к блоку сравнения, и в зависимости от результата сравнения число A будет отправлено в разные пункты назначения (будет задействован выход Q2(>) – если число A больше числа B, Q3(<) – если число A меньше числа B, Q4(=) – если A равно числу B).



a)



b)



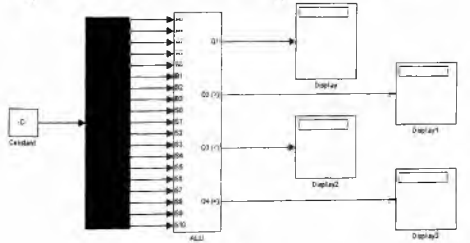
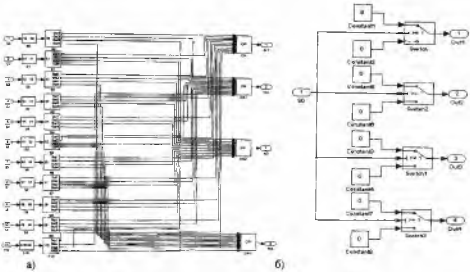
a)

Рис. 1

Внутреннее устройство смоделированного цифрового устройства показано на рис. 1,в. Управление осуществляется внешним сигналом и управлением маскированной подсистемы. С входов А0-А3 и В0-В3 внешний сигнал попадает на соответствующую каждому входу подсистему, где по

уровню сигнала через Switch определяется подаваемое далее значение логической единицы или логического нуля.

На рис. 1,б приведена структура подсистемы А0. Остальные подсистемы устроены аналогично. В подсистеме System control) происходит выбор операции над числами А и В в зависимости от поданной на входы S0-S10 логической единицы. Общий вид структуры этой подсистемы представлен на рис. 2,а



а)  
б)  
в)  
Рис. 2

Подсистемы S0-S10 устроены аналогично подсистемам A0-A3 и B0-B3. Проходя через подсистемы S0-S10 с четырьмя выходами, сигнал становится четырехразрядным, что позволяет выбрать одну из одиннадцати операций над числами. Пример структуры вторичных подсистем S0-S10 представлен на рис. 2,б.

С подсистемы System control четырехразрядный сигнал поступает на входы IN1-IN4 двух четырехразрядных демультиплексоров, в которых происходит отправка числа A и B в нужном направлении. Также четырехразрядный сигнал выбора операции попадает на четырехразрядный мультиплексор, это обеспечивает синхронность его работы с демультиплексорами. Число A и B попадает каждое на свой демультиплексор и в зависимости от выбранной операции выходят из демультиплексоров по выходам Q1-Q11. Далее числа A и B в зависимости от выбранной операции могут попасть в блоки: Slojenie, Vicitanie, Decrement A, Decrement B, Increment A, Increment B, Inversia A, Inversia B, Retry A, Retry B, Comparator

Результаты операций, выполняемых АЛУ попадают в мультиплексор (блок Multiplexor\_X4), на который также подаются управляющие сигналы с блока System Control, что позволяет синхронизировать работу мультиплексора и демультиплексоров. Общую вид смоделированного АЛУ: внешний сигнал поступает с блока Constant и через блок Demux попадает на все входы смоделированного АЛУ. Выходы АЛУ соединены с дисплеями (блок Display) (рис. 2,в).

Для управления работой АЛУ предусмотрена маскированная система. Внешний сигнал задается вектором из нулей и единиц (рис. 3,а).

Совокупность подаваемого внешнего сигнала и управления маскированной подсистемы будет определять работу АЛУ. Совместимость управления от внешнего сигнала и управления маскированной подсистемы обеспечивается логическими блоками «И»: на каком-либо входе АЛУ будет присутствовать логическая единица, только если она будет подана и с внешнего сигнала и с управления маскированной подсистемы. В остальных случаях будет подан логический ноль. Проще исследовать работу смоделированного регистра при управлении с маскированной подсистемы, поэтому примем, что внешний сигнал подает логические единицы на все входы.

Управление маскированной подсистемы представлено на рис. 3,б.

Использование пакета Matlab\Simulink дает возможность моделировать цифровые устройства любой сложности, при этом достигается максимальная наглядность работы таких устройств, к тому же подобный метод имеет минимум материальных затрат.



a)



б)

Рис. 3

### Список использованных источников

1. Угрюмов, Е.П. Цифровая схемотехника: Учеб. пособия для вузов [Текст]/Е.П. Угрюмов. – 2-е изд., перераб. и доп. – СПб.: БХВ-Петербург, 2007. –800 с.: ил.
2. Дьяконов, В.П. MATLAB 6.5 SP1/7+Simulink 5/6. Основы применения [Текст]/В.П. Дьяконов – М.: СОЛОП-Пресс, 2005. Серия «Библиотека профессионала» -800 с.: ил.
3. Черных, И.В. SIMULINK: среда создания инженерных приложений [Текст]/И.В. Черных: Под общ. ред. к. т. н. В.Г. Потемкина. – М.: ДИАЛОГ-МИФИ, 2003. –496 с.