

8. Тарасов, Л.В. Физика процессов в генераторах когерентного оптического излучения [Текст] / Л.В. Тарасов — М.: Радио и связь, 1981. – 440 с.

УДК 621.382

УСТРОЙСТВО ДЛЯ ОПРЕДЕЛЕНИЯ НАГРУЗОЧНОЙ СПОСОБНОСТИ МИКРОСХЕМ

Д.Н. Пустынников, Г.П. Шопин
Самарский университет, г. Самара

Нагрузочная способность цифровой интегральной микросхемы относится к числу её важнейших параметров и оказывает влияние на её передаточную характеристику, помехозащищённость и быстродействие.

Предложено устройство для определения нагрузочной способности микросхем. Рассмотрен принцип его работы и описаны блоки, входящие в его состав. Отмечены преимущества устройства.

Устройство позволяет определять нагрузочную способность испытуемой микросхемы 3 по изменению высокого уровня (первый режим) и по изменению низкого уровня (второй режим) ее выходного сигнала.

В соответствии с первым режимом устройство работает следующим образом. Выходное напряжение испытуемой микросхемы 3 поступает на вход повторителя 4 и сигнальный вход коммутатора 9. Последний первоначально находится в состоянии, когда элементы нагрузки 8–1...8–k отключены от выхода испытуемой микросхемы 3. Компаратор 5 сравнивает выходное напряжение повторителя 4 (оно практически совпадает с выходным напряжением испытуемой микросхемы 3) с выходным напряжением источника опорного напряжения 1. Последнее совпадает с минимально допустимым значением напряжения высокого уровня (логической «1») выходного сигнала испытуемой микросхемы 3. На выходе компаратора 5 формируется логическая «1», если первое из сравниваемых напряжений превышает второе, в противном случае – логический «0». В случае использования исправной испытуемой микросхемы 3, при первоначальном состоянии коммутатора 9, выходное напряжение повторителя 4 превышает напряжение источника опорного напряжения 1 и на выходе компаратора 5 формируется логическая «1». Она поступает на второй вход элемента И 6, разрешая прохождение с его первого входа на выход импульсов высокого уровня генератора прямоугольного напряжения 2. Выходные импульсы элемента И 6 поступают на входы счётчика импульсов 10 и реверсивного счётчика импульсов 11. На их выходах формируются цифровые сигналы, код которых несёт информацию о числе этих импульсов. «Вес» каждого разряда счётчика 10 и реверсивного счётчика 11, начиная со второго, в два

раза выше предыдущего. Сигнал с каждого из выходов счётчика 10 поступает на одноимённые входы коммутатора 9.

Коммутатор 9, в соответствии с меняющимся кодом его входных сигналов, подключает элементы нагрузки 8–1...8–k к выходу испытуемой микросхемы 3, равномерно наращивая нагрузку. «Весовые» соотношения элементов нагрузки 8–1...8–k совпадают с «весовыми» соотношениями одноимённых разрядов счётчика импульсов 10 и реверсивного счётчика импульсов 11. При этом, с каждым новым переключением коммутатора 9, значение напряжения высокого уровня выходного сигнала испытуемой микросхемы 3, в связи с уменьшением сопротивления нагрузки (и возрастанием её тока), уменьшается. До тех пор, пока это напряжение остается больше выходного напряжения источника опорного напряжения 1 (в течении всех рабочих циклов) на выходе компаратора 5 сохраняется логическая «1», поддерживающая процесс вычисления нагрузочной способности.

В противном случае на выходе компаратора 5 формируется логический «0», свидетельствующий о том, что значение выходного напряжения исследуемой микросхемы 3 вышло за пределы нормы и значение нагрузочной способности, зафиксированное реверсивным счётчиком импульсов 11 в последнем рабочем цикле, должно быть уменьшено на единицу. Для выполнения этого с выхода компаратора 5 поступает логический перепад с высокого уровня («1») на низкий («0») на вход одновибратора 7, который формирует на своём выходе импульс высокого уровня. Он поступает на инвертирующий вход реверсивного счётчика импульсов 11, уменьшая записанное в нем число на единицу. Реверсивный счётчик импульсов 11 формирует код, который дешифратор 12 преобразует во входной код индикатора 13, производя тем самым запись числа n1, определяющего нагрузочную способность по первому режиму.

Для обеспечения второго режима работы устройства, позволяющего определять нагрузочную способность испытуемой микросхемы 3 по изменению низкого уровня ее выходного сигнала, необходимо:

– первый вход компаратора 5 подключить к выходу повторителя 4, а второй вход – к выходу источника опорного напряжения 1,

– значение выходного напряжения источника опорного напряжения 1 установить равным максимально допустимому значению напряжения низкого уровня (логического «0») выходного сигнала испытуемой микросхемы 3.

При этом, с каждым новым переключением коммутатора 9, значение напряжения низкого уровня выходного сигнала испытуемой микросхемы 3 увеличивается. До тех пор, пока это напряжение остается меньше выходного напряжения источника опорного напряжения 1 (в течение всех рабочих циклов) сохраняется процесс вычисления нагрузочной способности. Также выполняется её коррекция на единицу. Индикатор 13 отображает число n2, определяющее нагрузочную способность по второму

режиму. В остальном работа всех блоков устройства в обоих режимах одинакова.

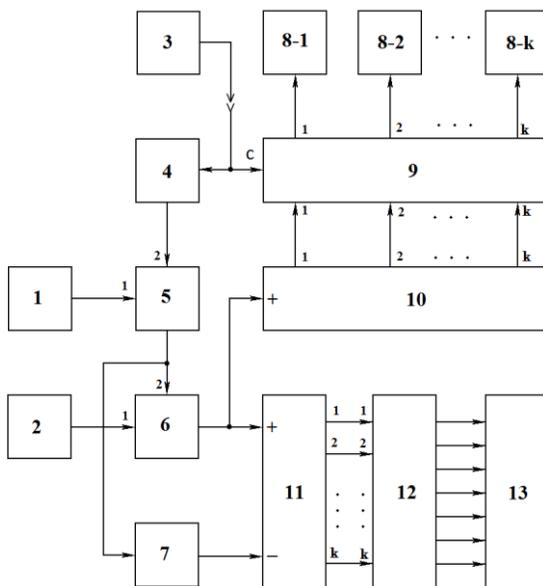


Рисунок 1 – Структурная схема устройств

Список использованных источников

1.Петров К.С. Радиоматериалы, радиокомпоненты и электроника: [учеб. пособие для вузов по направлению 654200 Радиотехника"] / К. С. Петров. - СПб. [и др.]: Питер, 2006. - 521 с.

УДК 621.865.8-11; 621.865.8.001.66

УСТРОЙСТВО КОММУНИКАЦИИ КОМПЛЕКСА МОДУЛЬНЫХ РОБОТОВ ПО КАНАЛУ ПИТАНИЯ

В.А. Зеленский, Д.А. Никитин
Самарский университет, г. Самара

Создание комплекса модульных автономных роботов включает проектирование конструкции, разработку способов и алгоритмов управления модулями, разработку способов коммуникации автономных единиц между собой и управляющим устройством. Взаимодействие модулей с переменной морфологией накладывает ряд ограничений на конструкции устройств и организацию системы управления комплексом. Исходя из вышесказанного, разработка и исследование способов и