

Министерство высшего и среднего специального
образования РСФСР

Куйбышевский ордена Трудового Красного Знамени
авиационный институт имени С.П.Королева

И С С Л Е Д О В А Н И Е Л О Г И Ч Е С К И Х
Э Л Е М Е Н Т О В И Т Р И Г Г Е Р О В

Лабораторная работа № I

Утверждена редакционно-издательским
советом института 16.12.77 г.

Куйбышев 1979

УДК 681.3

Составитель Ю.Н.С е к и с о в

ИССЛЕДОВАНИЕ ЛОГИЧЕСКИХ ЭЛЕМЕНТОВ И ТРИГГЕРОВ

Лабораторная работа № I

Редактор Н.В.К а с а т к и н а
Техн.редактор Н.М.К а л е н ю к
Корректор С.С.Р у б а н

Подписано в печать 11.3.79 г. . Формат 60x84 1/16.
Бумага белая оберточная. Печать оперативная.
Усл.п.л. 0,93. Уч.изд.л. 0,9. Тираж 500 экз.
Заказ № 1888 . Бесплатно.

Куйбышевский ордена Трудового Красного Знамени
авиационный институт им. С.П.Королева,
г. Куйбышев, ул. Молодогвардейская, 151.
Областная типография им. В.П.Мяги, г. Куйбышев,
ул. Венцека, 60.

ИССЛЕДОВАНИЕ ЛОГИЧЕСКИХ ЭЛЕМЕНТОВ И ТРИГГЕРОВ

Ц е л ь р а б о т ы: знакомство с основными логическими элементами, синтезом логических схем, работой триггеров.

Арифметические и логические операции в ЦВМ выполняются с помощью логических схем, которые строятся на основе логических элементов. В вычислительной технике получили распространение логические элементы с состояниями, характеризуемыми двумя уровнями выходного сигнала. Низкий уровень выходного сигнала обычно принимается за нуль, высокий — за единицу.

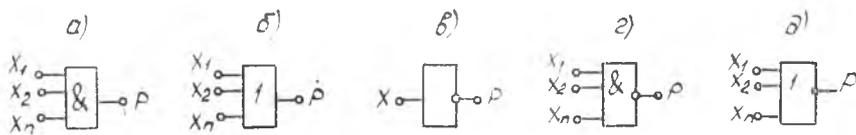
Различаются логические схемы без "памяти" (комбинационные) и с "памятью" (цифровые автоматы). Состояние комбинационных схем определяется лишь набором (комбинаций) входных сигналов. Состояние логических схем с памятью зависит как от входных сигналов в данный момент времени, так и от состояния схемы, предшествовавшего этому моменту времени

К о м б и н а ц и о н н ы е л о г и ч е с к и е с х е м ы

Теоретической основой построения комбинационных логических схем является алгебра логики. Функционирование логической схемы может быть описано с помощью логических функций. При этом входные сигналы логической схемы являются аргументами логической функции, а закон изменения выходного сигнала — функцией. Представление логической функции может быть описательным, алгебраическим и табличным.

Логические элементы реализуют простейшие логические функции, имеют неизменную принципиальную схему в пределах данной логической схемы и являются основой построения сложных логических схем.

К числу основных логических элементов относится СХЕМА "И" (рис. 1, а):



Р и с. 1. Условные обозначения логических элементов

X_1, X_2, X_n - входные сигналы, принимающие значения 0 или 1;
 P - выходной сигнал.

Схема "И" осуществляет операцию логического умножения (конъюнкцию) $P = X_1 \cdot X_2 \cdot X_3 \cdot \dots \cdot X_n$ (1)

Сигнал $P = 1$ на выходе схемы "И" будет при единственном наборе входных сигналов $X_1 = X_2 = \dots = X_n = 1$, во всех других случаях $P = 0$. Функционирование двухвходовой схемы "И" определяется таблицей истинности (табл. 1).

Таблица 1

X_1	X_2	P
0	0	0
1	0	0
0	1	0
1	1	1

Таблица 2

X_1	X_2	P
0	0	0
0	1	1
1	0	1
1	1	1

Таблица 3

X	P
0	1
1	0

Схема "ИЛИ" (рис. 1, б) осуществляет операцию логического сложения (дизъюнкцию):

$$P = X_1 + X_2 + X_3 \dots X_n \quad (2)$$

Сигнал $P = 0$ на выходе схемы "ИЛИ" будет при единственном наборе входных сигналов $X_1 = X_2 = \dots = X_n = 0$, во всех других случаях $P = 1$.

Таблица истинности для двухвходовой схемы "ИЛИ" представлена табл. 2.

Схема "НЕ" (рис. 1,в) осуществляет инверсию входного сигнала:

$$P = \bar{X}, \quad (3)$$

где \bar{X} - инвертированное значение входного сигнала.

Таблица истинности для схемы "НЕ" представлена табл. 3.

Элемент ШЕФФЕРА (И-НЕ, отрицание конъюнкции) (рис. 1,г):

$$P = \bar{X}_1 \bar{X}_2 \dots \bar{X}_n = \bar{X}_1 + \bar{X}_2 + \dots + \bar{X}_n \quad (4)$$

Таблица 4

X_1	X_2	P
0	0	1
1	0	1
0	1	1
1	1	0

Таблица 5

X_1	X_2	P
0	0	1
1	0	0
0	1	0
1	1	0

Элемент ПИРСА (ИЛИ - НЕ, отрицание дизъюнкции) (рис. 1,д):

$$P = \overline{X_1 + X_2 + \dots + X_n} = \bar{X}_1 \bar{X}_2 \dots \bar{X}_n. \quad (5)$$

Таблица истинности для двухвходной схемы представлена табл. 5.

Набор логических элементов, используемых для построения логических схем, должен быть функционально полным, т.е. содержать такие типы логических элементов, которые обеспечивают реализацию любой логической функции.

К числу функционально полных наборов могут быть отнесены наборы из элементов И, ИЛИ, НЕ; элементов ИЛИ, НЕ; элементов И, НЕ и др. На практике наборы элементов избыточны, что дает возможность более рационально построить логическую схему.

При создании цифровых устройств возникает необходимость синтеза логических схем с заданными характеристиками. Разработка структурной схемы логического устройства по заданной в виде таблицы логической функции определяется понятием структурного синтеза. Задачей структурного синтеза является получение логического устройства с минимальным числом элементов.

Основные этапы структурного синтеза:

1. Получение логического выражения.
2. Минимизация логического выражения.

3. Построение логической схемы с учетом выбранного элементного базиса.

Для логической функции, заданной в виде таблицы, логическое выражение может быть получено в дизъюнктивной и конъюнктивной формах.

Для получения логического выражения в дизъюнктивной форме для каждой строки, в которой функция принимает значение единицы, необходимо образовать конституенту единицы и затем из полученных конституент образовать дизъюнкцию.

Например, для функции четырех переменных X_1, X_2, X_3, X_4 заданной табл. 6, конституенты единицы для столбцов 9, 10, 13, 16. Соответственно равны $\bar{X}_1\bar{X}_2\bar{X}_3X_4, X_1\bar{X}_2\bar{X}_3X_4, \bar{X}_1X_2\bar{X}_3X_4, X_1X_2\bar{X}_3X_4, \bar{X}_1\bar{X}_2X_3X_4, X_1\bar{X}_2X_3X_4$.

Таблица 6

№	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
X_1	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1
X_2	0	0	1	1	0	0	1	1	0	0	1	1	0	0	1	1
X_3	0	0	0	0	1	1	1	1	0	0	0	0	1	1	1	1
X_4	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1
F	0	0	0	0	0	0	0	0	1	1	1	1	1	0	0	1

В результате логическое выражение имеет вид

$$F = \bar{X}_1\bar{X}_2\bar{X}_3X_4 + X_1\bar{X}_2\bar{X}_3X_4 + \bar{X}_1X_2\bar{X}_3X_4 + X_1X_2\bar{X}_3X_4 + \bar{X}_1\bar{X}_2X_3X_4 + X_1\bar{X}_2X_3X_4 \quad (6)$$

Минимизация логического выражения. Сложность логической схемы определяется сложностью логического выражения реализуемой логической функции. Упрощение (минимизация) логического выражения дает возможность упростить логическую схему.

Основой минимизации является законы алгебры-логики. На их основе разработан ряд способов, дающих возможность уменьшить трудоемкость процесса минимизации. для логических функций с числом аргументов, не превышающим четырех, удобен метод минимизации с помощью диаграмм ВЕЙЧА.

Диаграмма Вейча представляет собой таблицу, в которой аргументы X_1, X_2, X_3, X_4 и их инверсные значения $\bar{X}_1, \bar{X}_2, \bar{X}_3, \bar{X}_4$ опреде-

ляют строки и столбцы таблицы. В клетках на пересечении строк и столбцов указывается значение функции для соответствующего набора аргументов.

Диаграмма Вейча для функции (6) представлена табл. 7.

Таблица 7

		X_2	\bar{X}_2		
X_1	0	0	1	0	0
	1	1	0	0	1
\bar{X}_1	0	1	0	0	1
	1	0	0	0	1
		X_4	\bar{X}_4	X_4	\bar{X}_4

Таблица 8

		X_2	\bar{X}_2		
X_1	0	0	1	0	0
	1	1*	0	0	1
\bar{X}_1	0	1*	0	0	1
	1	0	0	1	0
		X_4	\bar{X}_4	X_4	\bar{X}_4

При работе с таблицей ее необходимо представить в виде замкнутого кольца. Для этого дополняются столбец и строка (табл. 8)

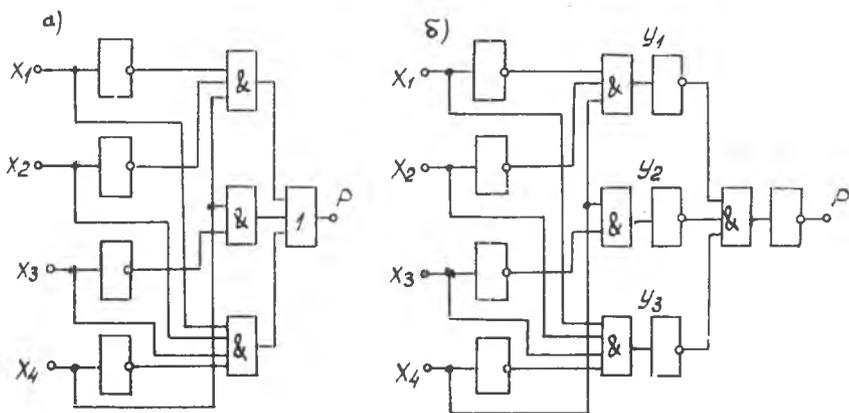
Для получения минимального логического выражения необходимо сгруппировать "единицы" так, чтобы они образовывали четырехугольники из 8, 4, 2 клеток. Группе из 8 клеток соответствует одна переменная, из 4 - произведение двух переменных, из 2 - произведение трех переменных. Отдельно стоящей единице соответствует произведение четырех аргументов. При объединении возможно повторное использование клеток, вошедших в другие группы. Клетки дополнительных строк и столбца, включенные в группы, отмечаются в основных строке и столбце знаком * . Минимальное логическое выражение представляет собой сумму выражений, найденных для групп.

$$P = X_4 \bar{X}_3 + \bar{X}_1 \bar{X}_2 X_4 + X_1 X_2 X_3 \bar{X}_4$$

Построение логической схемы с учетом выбранных элементов.

Структурная схема логического устройства строится в соответствии с выражением (7) и заданными логическими элементами. Например, для заданных логических элементов И, ИЛИ, НЕ структурная схема представлена на рис. 2,а.

В случае, когда элементный базис не содержит какого-либо логического элемента, недостающий логический элемент формируется



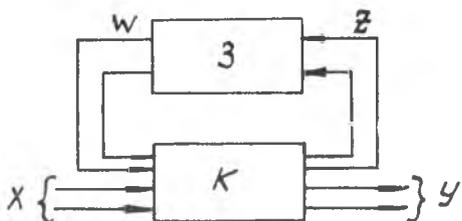
Р и с. 2. Структурные схемы логического устройства

из заданных. Так, структурная схема для рассматриваемого примера при заданных элементах "И", "НЕ" представлена на рис. 2,б.

Здесь операция логического сложения (сигналов $y_1 - y_3$) выполняется с помощью схемы "И" и четырех схем "НЕ" ($p = \bar{y}_1 \bar{y}_2 \bar{y}_3 = y_1 + y_2 + y_3$). Сравнение двух вариантов структурных схем подтверждает возможность построения более простых схем при избыточном базисе.

Ц и ф р о в н ы е а в т о м а т ы

В цифровом автомате могут быть выделены две части: комбинационная (К) и запоминающая (З) (рис. 3).



Р и с. 3. Структурная схема цифрового автомата

Результатом функционирования цифрового автомата является выработка конечного числа выходных информационных сигналов y , зависящих как от входного сигнала x , так и от внутреннего состояния автомата q . Как правило, вырабатывая выходной сигнал,

автомат переходит из одного состояния в другое, поэтому в автомате реализуется последовательный накапливающий принцип обработки информации.

Функционирование автоматов описывается функцией переходов F и выходов φ . Различают автоматы "МИЛИ" и "МУРА".

Для автомата "МИЛИ"

$$q_i(t) = F[x_i(t), q_i(t-1)]; \quad (8)$$

$$y_i(t) = \varphi[x_i(t), q_i(t)]. \quad (9)$$

Для автомата "МУРА"

$$q_i(t) = F[x_i(t), q_i(t-1)]; \quad (10)$$

$$y_i(t) = \varphi[q_i(t)]. \quad (11)$$

Автомат "МИЛИ" может быть задан таблицами переходов и выходов (табл. 9 и 10), автомат "МУРА" - таблицей переходов (табл. II).

Таблица 9

Входн. сигнал	Состояние				
	q_0	q_1	q_2	q_3	q_4
x_1	q_0	q_2	q_0	q_0	q_4
x_2	q_1	q_4	q_3	q_4	q_0

Таблица 10

Входн. сигнал	Состояние				
	q_0	q_1	q_2	q_3	q_4
x_1	y_1	y_2	y_1	y_2	y_2
x_2	y_2	y_1	y_2	y_2	y_1

Таблица II

Входн. сигнал	Вых. сигнал			
	y_1	y_2	y_3	y_4
Состояние				
x	q_0	q_1	q_3	q_3
x_1	q_1	q_2	q_3	q_0
x_2	q_0	q_0	q_1	q_2

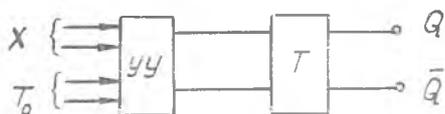
Так как выходной сигнал в автомате "МУРА" определяется лишь состоянием автомата, то обозначение выходного сигнала и соответствующего внутреннего состояния может быть одинаковым.

Структурный синтез автомата. Задачей синтеза автомата является определение структурной схемы автомата по заданной функциональной модели. Она сводится к задаче структурного синтеза комбинационной схемы при соответствующем выборе элементарных запоминающих элементов автомата.

Обычно в качестве таких запоминающих элементов используются автоматы "МУРА". Среди них широкое распространение получили триггерные запоминающие элементы. Триггер - это логическое устройство, имеющее два устойчивых состояния. Одно состояние принимается за единицу, второе - за нуль. Триггер имеет два выхода: прямой и инверсный. Высокий уровень выходного сигнала на прямом выходе соответствует единичному состоянию триггера, низкий уровень сигнала - нулевому.

Триггеры получили широкое распространение при построении цифровых вычислительных устройств. На основе триггеров строятся запоминающие устройства, регистры, счетчики, сумматоры, распределители и др.

В большинстве случаев триггер имеет достаточно сложную схему и представляет собой некоторое триггерное устройство, содержащее в общем случае устройство управления (УУ) и собственно триггер (Т) (рис. 4).



Р и с.4. Структурная схема триггерного устройства

На выходе устройстве управления поступают информационные сигналы X и тактирующие импульсы T_0 .

Все разновидности триггеров в основном являются модификацией устройства управления. В настоящее время в интегральной технике применяются десятки разновидностей триггерных устройств, отличающихся выполняемой функцией, схемотехнической реализацией, способом записи информации и т.д.

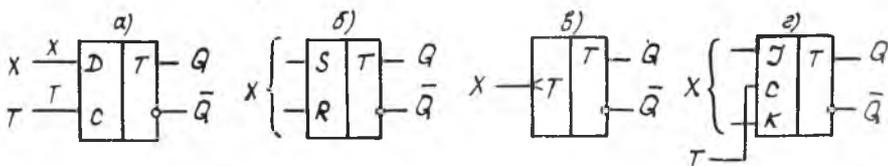
В зависимости от режима работы различают статические и динамические триггеры. В динамических триггерах единичное состояние определяется последовательностью импульсов, нулевое состояние - отсутствием импульсов. В статических, как уже отмечалось, единичному состоянию соответствует высокий, а нулевому - низкий уровень выходного сигнала.

По способу записи информации триггеры подразделяют на асинхронные и синхронные (тактируемые). При синхронном способе входные сигналы воздействуют лишь в моменты времени, когда есть синхронизирующий сигнал. Число синхронизирующих сигналов может быть один, два и более и определяет число тактов, необходимых для занесения информации в триггер.

В зависимости от способа управления триггеры подразделяют на триггеры со счетным входом (Т - триггер), триггеры с отдельными входами (R-S - триггер), универсальные триггеры J-K и D-V, D - триггеры.

Названные триггеры входят в состав интегральных комплексов элементов и представляют собой интегральные элементы с неизменной принципиальной схемой.

D - триггер (рис. 5,а) имеет один вход и выполняет функцию задержки логического сигнала на один такт.



Р и с. 5. Условные обозначения триггеров

Функционирование определяется таблицей истинности (табл. 12). Здесь t_n , t_{n+1} время, соответственно, n -го и $n+1$ тактов.

Таблица 12

t_n	t_{n+1}
D_n	Q_{n+1}
0	0
1	1

Таблица 13

t_n		t_{n+1}
R_n	S_n	Q_{n+1}
0	0	Q
0	1	1
1	0	0
1	1	-

Таблица 14

t_n	t_{n+1}
T_n	Q_{n+1}
0	Q_n
1	\bar{Q}_n

Таблица 15

t_n		t_{n+1}
K_n	J_n	Q_{n+1}
0	0	Q_n
1	0	0
0	1	1
1	1	\bar{Q}_n

R-S - триггер (рис. 5,б). Вход S предназначен для установки логического значения (единицы), вход R - для сброса (установки нуля). Функционирование триггера описывается табл. 13, логическая функция R-S - триггера может быть представлена в виде

$$Q_{n+1} = S_n + \bar{R}_n Q_n \quad (12)$$

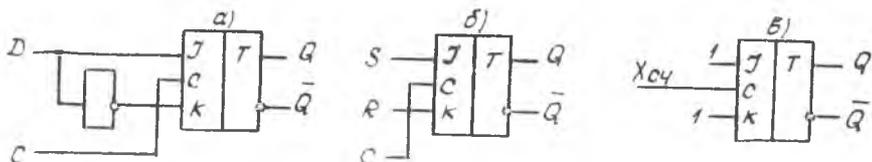
T - триггер (рис. 5,в). Таблица истинности представлена табл. 14 логическое уравнение имеет вид

$$Q_{n+1} = T_n Q_n + \bar{T}_n \bar{Q}_n \quad (13)$$

J-K - триггер (рис. 5,г). Функционирование описывается табл. 15, логическое выражение имеет вид

$$Q_{n+1} = \bar{Q}_n J_n + \bar{K}_n Q_n \quad (14)$$

J-K - триггер является универсальным. На его основе могут быть созданы D-, R-S - и T - триггеры (рис. 6).



Р и с. 6. Схемы триггеров на основе J - K - триггера

О с н о в н ы е э л е к т р и ч е с к и е
х а р а к т е р и с т и к и и н т е г р а л ь н ы х
к о м п л е к с о в ь э л е м е н т о в

Интегральные комплексы элементов включают набор логических элементов и набор триггеров. К числу основных электрических параметров относятся:

1. Питающие напряжения и сигналы. Величины, полярность, допуски, при которых функционирование не нарушается, уровни нуля и единицы.

2. Коэффициент объединения по входу показывает максимально возможное число входов логического элемента.

3. Коэффициент разветвления по выходу. Характеризует нагрузочную способность и показывает на сколько входов других логических элементов может быть нагружен данный элемент. В частности, логические элементы и триггеры, выполненные на основе транзисторной логики, допускают подключение до 10 входов.

4. Помехоустойчивость. Помеха вызывает произвольное изменение уровня входного сигнала и может вызвать ложное срабатывание логического элемента или триггера. Логические элементы и триггеры должны быть устойчивыми к воздействию помех.

5. Рассеиваемая мощность.

6. Быстродействие логических элементов оценивается средним временем задержки распространения сигнала

$$t_{з\text{ ср}} = \frac{t_{з1} + t_{з2}}{2} \quad (15)$$

где $t_{з1}$, $t_{з2}$ - задержка фронтов выходного сигнала относительно соответствующих фронтов входного сигнала. Определяется по уровню 0,5.

Быстродействие триггеров характеризуют временем перехода триггера из одного состояния в другое (временем переключения) $T_{пер}$.

О п и с а н и е л а б о р а т о р н о й у с т а н о в к и

В установку входят стенд УМ-II и осциллограф С1-49. Стенд содержит набор логических элементов ЛЭ₁ - ЛЭ₃₁, Ж-К - триггеры с установочными входами Т₁ - Т₄, Д - триггеры Т₅ - Т₁₂, два генератора прямоугольных импульсов с частотой следования 1 мГц и 500 кГц, формирователь одиночных импульсов, устройство задержки.

Формирователь выделяет из поступающей на вход последовательности импульсов один импульс в момент нажатия кнопки "ПУСК".

Входные сигналы для логических схем задаются с гнезд Гн₁-Гн₈ с помощью соответствующих переключателей П₂-П₉.

Контроль выходных сигналов логических элементов и триггеров осуществляется в статике индикаторными лампами Л1-Л8, в динамике - осциллографом.

Логические схемы собираются с помощью проводников с однополюсными штеккерными вилками.

Для размножения сигналов могут быть использованы гнезда Гн₉ и Гн₁₀.

Особенностью используемых на стенде элементов И является то, что неподключенные входы не оказывают влияния на функционирование логического элемента и их можно считать отсутствующими.

П о р я д о к в ы п о л н е н и я р а б о т ы

1. Проверить работоспособность логических элементов ЛЭ₂, ЛЭ₂₅ в статическом режиме. Определить с помощью осциллографа уровни вы-

ходного сигнала, соответствующие нулю и единице. Составить таблицу истинности, записать логическое выражение.

В динамическом режиме для ДЭ₂ и ДЭ₂₅ определить среднее время задержки распространения сигнала. Сигналы на вход задаются с генератора 500 кГц, контроль осуществляется осциллографом.

2. Выполнить синтез логической схемы по заданной в виде таблицы логической функции (задается преподавателем). Собрать и проверить работоспособность схемы.

3. Проверить работоспособность в асинхронном и синхронном режимах J - K - триггера (табл. I6, I5) и D - триггера (табл. I6, I2). Определить уровни выходного напряжения, соответствующие нулевому и единичному состоянию триггеров.

4. На основе J - K - триггеров собрать схемы D , R - S , T - триггеров. Составить для них таблицы истинности. Ознакомиться с работой D и T - триггеров в динамическом режиме. Для D - триггера информационный сигнал подается с генератора 500 кГц, сигнал синхронизации - с генератора 1 мГц. Осциллограф работает в режиме внешней синхронизации от сигнала с генератора 500 кГц.

Для T - триггера в качестве информационного сигнала (счетных импульсов) используется сигнал с генератора 500 кГц. Зарисовать осциллограммы входных и выходных напряжений для J и T -триггеров. Определить $T_{пер}$

Таблица I6

S	R	$Q(t+)$	Примечание
0	0	-	Запрещено
1	0	1	Установка 1
0	1	0	Установка 0
1	1	\sim	Синхр.таблица

С о д е р ж а н и е о т ч е т а

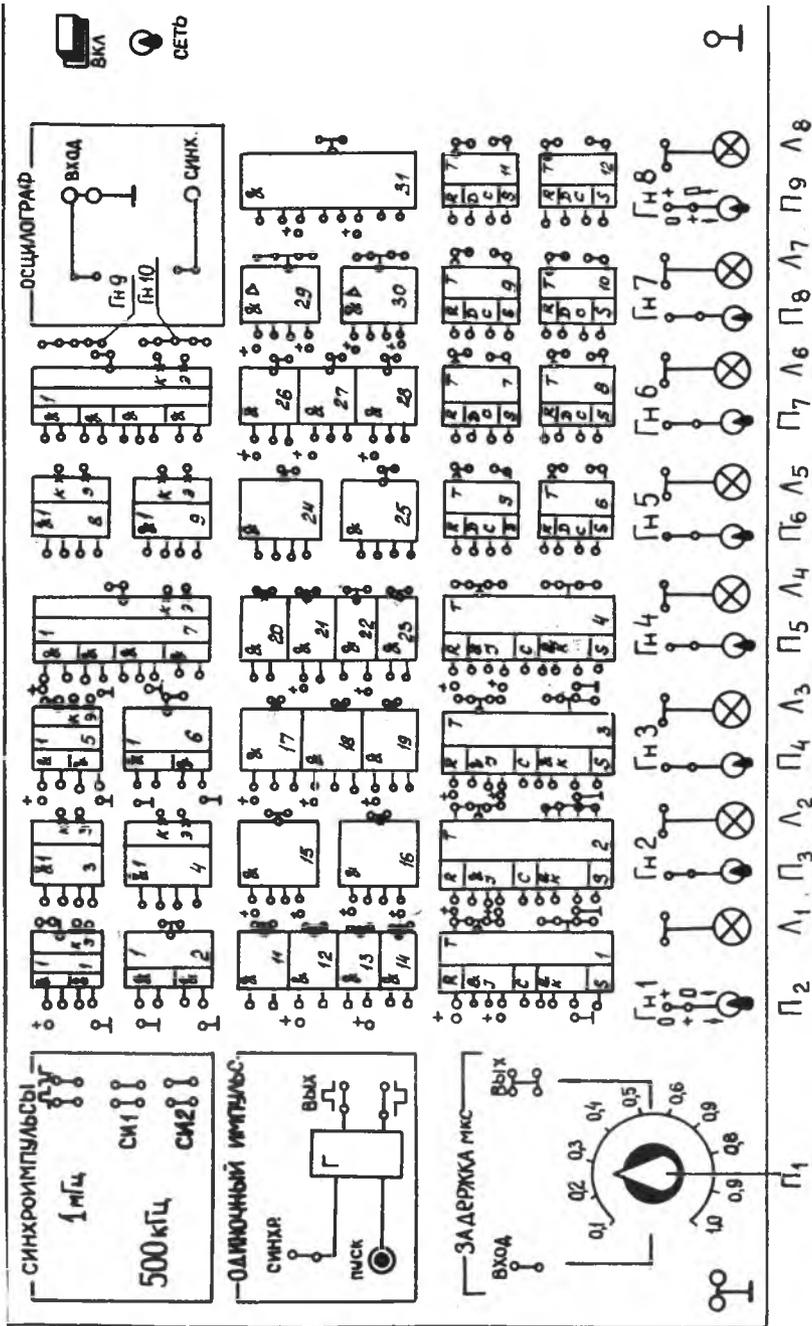
1. Краткие сведения из теории.
2. Таблицы истинности, логические выражения, условные обозначения исследуемых элементов, результаты измерений.

3. Этапы синтеза логической схемы, структура схемы, результаты проверки ее работоспособности.

4. Таблицы истинности триггеров, схемы триггеров на основе J - K триггера, осциллограммы, результаты измерений.

К о н т р о л ь н ы е в о п р о с ы

1. Законы алгебры-логики. Формулы, необходимые для минимизации логических выражений.



Р и с.7.Схема стенда

2. Минимизация логических выражений с помощью диаграмм Вейча.
3. Логические элементы. Типы, таблицы истинности, логические выражения, условные обозначения. Функционально полные системы логических элементов.
4. Этапы структурного синтеза комбинационных логических схем.
5. Конъюнктивные, дизъюнктивные, нормальные, совершенные формы представления логических функций. Методика получения этих форм для функций, заданных таблицей.
6. Структура цифрового автомата. Автоматы "МИЛИ" и "МУРА".
7. Триггеры. Классификация, таблица истинности, логические уравнения.
8. Основные характеристики интегральных комплексов элементов.

Л и т е р а т у р а

1. К а г а н В.м., К а н е в с к и й М.М. Цифровые вычислительные машины и системы. М., "Энергия", 1974.
2. В а в и л о в в.н., П о р т н о й Г.И. Синтез электронных цифровых машин. М., "Советское радио", 1963.