

МИНИСТЕРСТВО ВЫШЕГО И СРЕДНЕГО
СПЕЦИАЛЬНОГО ОБРАЗОВАНИЯ РСФСР

КУЙБЫШЕВСКИЙ ордена ТРУДОВОГО КРАСНОГО ЗНАМЕНИ
АВИАЦИОННЫЙ ИНСТИТУТ имени АКАДЕМИКА В. П. КОРОЛЕВА

ИССЛЕДОВАНИЕ ТРИГГЕРНЫХ СХЕМ.

ИССЛЕДОВАНИЕ АСИНХРОННЫХ RS

И JK-ТРИГГЕРОВ

(УМ11-1/01-1/02)

Утверждено
редакционно-издательским
советом института
в качестве
методических указаний
к лабораторным работам
для студентов

Приведены краткие теоретические сведения из теории асинхронных *RS*- и *JK*-триггеров, дано описание лабораторной установки УМ11, позволяющей проводить исследования основных цифровых схем. Приводятся задание и порядок выполнения работы, вопросы для самопроверки и требования к оформлению отчета.

Предназначены для студентов специальности 0705, изучающих курс «Основы радиоэлектроники».

Составитель доц. Л. М. Логвинов

Рецензенты: доц. Ю. С. Быховский, доц. В. В. Мотов

ИССЛЕДОВАНИЕ АСИНХРОННЫХ RS-ТРИГГЕРОВ

Цель работы: ознакомление с основными схемами асинхронных RS-триггеров, изучение принципа действия и логики работы асинхронных RS-триггеров и исследование их работы в статическом и динамическом режимах работы, определение основных параметров.

1. КРАТКИЕ СВЕДЕНИЯ ИЗ ТЕОРИИ

Триггер — релейный элемент с двумя устойчивыми состояниями, выходной сигнал которого может изменяться в зависимости от входных сигналов, принимая лишь одно из двух устойчивых состояний. Как элемент ЭВМ триггер предназначен для хранения двоичной информации, т. е. «1» или «0». [1, 2]. Триггер в общем случае является сложным элементом и состоит из двух частей: управляющей и запоминающей. Управляющая часть предназначена для реализации входной логики и формирования сигналов, запоминающая часть (собственно триггер) предназначена для хранения информации на триггере и характеризует состояние триггера в целом.

Применительно к схемам триггеров различают следующие наименования входов (функциональное назначение) для:

- раздельной установки триггера в состояние «1» — S-вход;
- раздельной установки триггера в состояние «0» — R-вход;
- установки JK-триггера в состояние «1» — J-вход;
- установки JK-триггера в состояние «0» — K-вход;
- счетный вход — T-вход;
- информационный вход для установки триггера в состояние «1» или «0» — D-вход;
- вход синхронизации — C-вход и т. д.

Существует большое разнообразие интегральных схем триггеров: RS, JK, D, RST и др. Это разнообразие обусловлено возможностью изменения структуры управляющей части и способов подключения обратной связи по входам управляющей части.

По способу организации логических связей различают триггеры с раздельной установкой состояний «0» и «1» (RS-триггеры), со счетным входом (T-триггеры), универсальные триггеры (JK-триггеры), с приемом информации по одному входу (D-триг-

гера), универсальные с управляемым приемом информации по одному входу (*DV*-триггеры), комбинированные (*RST*-, *JKRS*-, *DRS*-триггеры).

В данной работе исследуются асинхронные *RS*-триггеры в интегральном исполнении, построенные на основе логических элементов (*HE*, *И—HE* и др.). Существует большое разнообразие логических структур триггерных схем. Простейшая структура триггера содержит два логических элемента с инверсными выходами. Такой триггер имеет два информационных входа, предназначенных для установки его в состояние «0» и «1». Эти входы обозначают буквами *R* и *S* (*Reset*-сброс, и *Set*-установка) соответственно. Такой триггер называют *RS*-триггером. Подключая на входы *RS*-триггера логические элементы, управляемые внешними сигналами и (или) сигналами обратной связи, можно получить другие более сложные триггеры. Наиболее употребительные сочетания *RS*-триггеров и входных логических элементов получили специальные названия. При этом тип входной логики обозначается одной или несколькими буквами, помещаемыми перед словом триггер. Например, *D*-триггер (*Delay*-задержка) имеет лишь один информационный вход — *D*-вход, *DV*-триггер — это *D*-триггер с добавлением управляющего *V*-входа, *T*-триггер (*Toggle*—кувыркаться) — триггер со счетным входом: этот триггер меняет свое состояние на противоположное при поступлении каждого сигнала на счетный вход и т. д.

1.1. Асинхронные *RS*-триггеры

В зависимости от типов используемых логических элементов различают следующие асинхронные триггеры [1, 2]:

RS-триггер на элементах ИЛИ—*HE* с прямыми входами со статическим управлением записью;

RS-триггер на элементах *И—HE* с инверсными входами;

RS-триггер на элементах *И—ИЛИ—HE* с прямыми входами;

RS-триггер на элементах *И—ИЛИ—HE* с инверсными входами.

RS-триггер на элементах *ИЛИ—HE* изменяет свое состояние под действием прямых (положительных) значений входных сигналов и называется *RS*-триггер с прямыми входами).

Соответственно *RS*-триггер на элементах *И—HE* называется *RS*-триггером с инверсными входами, так как переключение его осуществляется подачей на входы инверсных (отрицательных) значений входных сигналов. Следует заметить, что в данном триггере положения входов *R* и *S* взаимно противоположны соответствующим входам *R* и *S* триггера на элементах *ИЛИ—HE*. Логика работы данного триггера представлена таблицей состоя-

ний (истинности) — табл. 1.1. Здесь t^n и t^{n+1} — последовательные моменты времени; момент времени t^{n+1} наступает тогда, когда сигналы на выходе триггера под воздействием входных сигналов принимают значения, соответствующие последующему состоянию; Q^n — хранение предыдущего состояния триггера.

Таблица 1.1

t^n		t^{n+1}	
S	\bar{R}	Q	
0	1	1	
1	0	0	
1	1	Q^n	
0	0	ЗАПРЕТ	

В соответствии с таблицей присутствие на входах S и \bar{R} нулей запрещено, так как в этом случае после воздействия этих сигналов состояние триггера оказывается неопределенным (непредсказуемым), т. е. триггер может оказаться равновероятно как в состоянии $Q = 1$, так и в состоянии $Q = 0$. На рис. 1, а приведена логическая структура RS -триггера, а на рис. 1, б—его условное графическое изображение. Рассмотрим работу RS -триггера с использованием временной диаграммы, приведенной на рис. 1, в. Принимаем, что в начальном состоянии верхний элемент 1 включен, а нижний элемент 2 выключен. При этом на выходе Q будет напряжение, соответствующее уровню логического нуля U^0 , а на выходе \bar{Q} — напряжение, соответствующее уровню логической единицы U^1 . Указанное состояние триггера является устойчивым.

Пусть в некоторый момент времени (рис. 1, в) сигнал в виде отрицательного перепада от U^1 до U^0 поступает на вход S и с некоторой задержкой $\tau_{зд}$ переключает элемент 1; на выходе Q должна появиться единица U^1 . Сигнал U^1 в виде положительного перепада от U^0 до U^1 поступает на вход элемента 2 и переключает его с некоторой задержкой $\tau_{зд}$; на выходе должен появиться ноль U^0 . Указанное новое состояние триггера является устойчивым ($Q = 1, \bar{Q} = 0$).

Далее, рассуждая аналогично, видим следующее (см. рис. 1, в). В некоторый момент времени сигнал R в виде отрицательного перепада поступает на вход \bar{R} и с некоторой задержкой $\tau_{зд}$ переключает элемент 2 и на его выходе сигнал становится равен единице ($\bar{Q} = 1$), который поступает на вход S элемента 1 и с некоторой задержкой $\tau_{зд}$ переключает его в нулевое состояние ($Q = 0$). Указанное состояние RS -триггера является устойчивым. Таким образом, переключение RS -триггера происходит в соответствии с таблицей. Из приведенного анализа работы триггера можно сделать следующие выводы: 1) сигналы, поступающие по входам S и \bar{R} и переключающие триггер, отрицательные (перепад от U^1 до U^0); 2) триггер переключается последовательно; 3) существует интервал времени, когда на обоих выходах триггера имеется одинаковая информация (затрихованные области на рис. 1, в, когда $Q = \bar{Q} = 1$), явление «риск»; 4) существуют определенные требования к длительности сигналов по входам

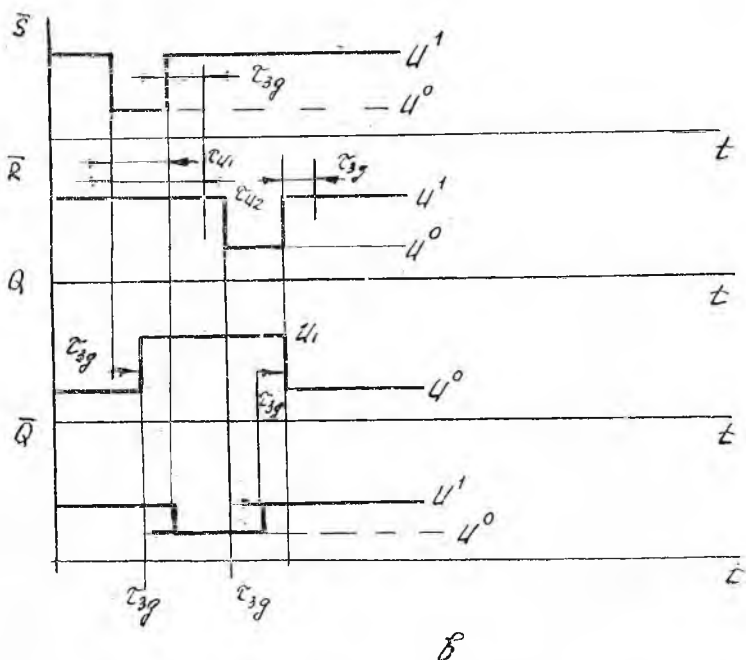
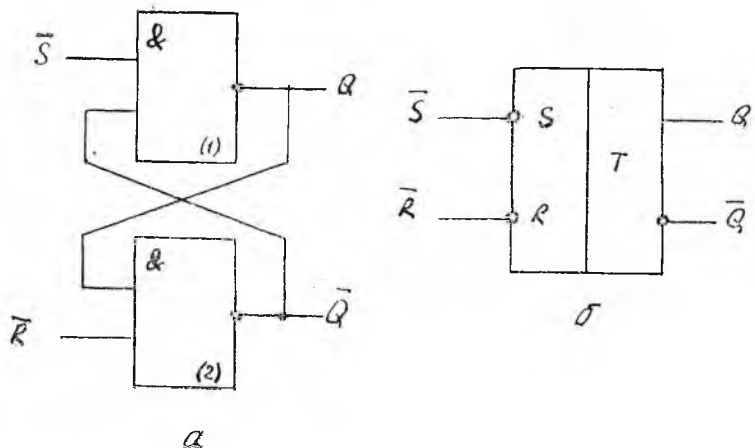


Рис. 1. RS-триггер на элементах И—НЕ: а—логическая структура; б—условное графическое изображение; в—временная диаграмма работы, $\tau_{зд} = const$.

\bar{S} и \bar{R} : $\tau_{\text{н min}} = t_{\text{н1}} = 2\tau_{\text{зд}}$; $\tau_{\text{н вх}} = t_{\text{н2}} = 3\tau_{\text{зд}}$; 5) максимальная частота следования входных импульсов $f_{\text{max}} = 1/(2\tau_{\text{зд}})$ и рабочая частота — $f_p = 1/(3\tau_{\text{зд}})$; 6) основные параметры триггера определяются параметрами логических элементов, на которых реализован триггер.

2. ОСОБЕННОСТИ УСТАНОВКИ ДЛЯ ПРОВЕДЕНИЯ ИССЛЕДОВАНИЙ ЦИФРОВЫХ СХЕМ

Установка УМ11-ПС серийного производства и предназначена для исследования триггерных схем в статическом и динамическом режимах. На переднюю панель установки выведены входы и выходы логических элементов ТТЛ 155 серии (И—НЕ, И—ИЛИ—НЕ, JK- и D-триггеры), восьмиразрядный тумблерный регистр для задания парафазным кодом логических уровней «1» и «0», световые индикаторы для индикации состояния триггера, парафазного генератора синхронизирующих импульсов ($f = 1 \text{ МГц}$, $U^0 = 0,3 \text{ В}$, $U^1 = 3,6 \text{ В}$ и $f = 500 \text{ кГц}$), генератора одиночных импульсов, элемента задержки сигнала любой полярности от 0,1 до 1 мкс с интервалом 0,1 мкс. Коммутация всех элементов осуществляется электрическими шнурами. Генератор с $f = 500 \text{ кГц}$ вырабатывает две серии синхронизирующих сигналов: СИ-1—основная серия и СИ-2 — серия, задержанная относительно основной на половину периода.

На передней панели размещены зажимы «+», к которым подключено $U_{\text{пит}} = +5 \text{ В}$ через резистор величиной 1 кОм (к каждому зажиму может быть подключено не более 20 входов логических элементов). Наличие незадействованного входа в элементе И—НЕ равносильно подаче на него «1». Если число неиспользуемых входов элемента не больше двух, то допускается оставлять их свободными. Рекомендуется неиспользуемые входы схем И—НЕ подключать к «+» источника питания ($U_{\text{пит}} = +5 \text{ В}$). Кроме того, неиспользуемые входы схем И—НЕ могут быть объединены либо с одним из сигнальных входов (в пределах нагрузочной способности управляющей микросхемы), либо подключаются к выходам неиспользуемых элементов И—НЕ, входы которых заземлены. В элементах И—ИЛИ—НЕ входы неиспользуемых схем И (многоэмиттерный транзистор—МЭТ) необходимо заземлять. Для этого на передней панели предусмотрены гнезда «Земля» (\perp).

ВНИМАНИЕ! Выходы элементов запрещается подсоединять к «+» источника $U_{\text{пит}}$ и «Земля» (\perp).

Питание установки — от сети 220 В, мощность потребления — 10 ВА.

3. ЗАДАНИЯ И ПОРЯДОК ВЫПОЛНЕНИЯ РАБОТЫ

3.1. Асинхронные RS-триггеры

Набор элементов, предусмотренный в установке УМ11, выполнен на микросхемах 155 серии. Он содержит 43 элемента, основные данные на которые приведены в табл. 3.1. [1, 2].

Таблица 3.1

Тип микросхемы	№ на лицевой панели	К-во логических элементов	Нагрузочная способность	Примечание
К155ЛА3	11 ... 14 20 ... 23	8	10	2И—НЕ
К155ЛА4	17 ... 19 26 ... 28	6	10	3И—НЕ
К155ЛА1	15, 16 24, 25	4	10	4И—НЕ
К155ЛА6	29, 30	2	30	4И—НЕ
К155ЛА2	31	1	10	8И—НЕ
К155ЛР1	1, 2 5, 6	4	10	$(X1 \cdot X2 + X3 \cdot X4)$ 2И—2И—ИЛИ—НЕ
К155ЛР3	7, 10	2	10	$(X1 \cdot X2 + X3 \cdot X4 + X5 \cdot X6 + X7 \cdot X8 \cdot X9)$ 2И—2И—2И—3И—ИЛИ—НЕ
К155ТВ1	1 ... 4	4	10	JK—триггер
К155ТМ2	5 ... 12	4	10	D — триггер
К155ЛЦ1	3, 4, 8, 9	4	—	Расширитель 4И для расширения по ИЛИ

Задание 1. Исследовать логику работы асинхронного RS-триггера с инверсными входами на элементах И—НЕ.

Порядок выполнения задания

1. Собрать схему триггера на элементах И—НЕ (см. рис. 1).
2. Подключить индикатор состояния (осциллограф) на выход Q;
3. Подать на входы \bar{S} и \bar{R} напряжения U^1 с тумблерного регистра.

4. Исследовать логику работы триггера согласно табл. 1, 1, задавая значения «1» и «0» с тумблерного регистра («1» = $U^1 = 3,6$ В; «0» = $U^0 = 0,3$ В).

Задание 2. Определить максимальную частоту переключения RS-триггера с инверсными входами на элементах И—НЕ.

Порядок выполнения задания.

1. Собрать схему триггера.

2. Подать сигналы отрицательной полярности на вход \bar{S} -триггера (синхронизирующий сигнал СИ-1, $f = 500$ кГц). Этот же сигнал подать на вход блока «Задержка».

3. В блоке «Задержка» установить максимальную задержку входного сигнала ($\tau_{зд}$), равную 1 мкс и сигнал с его выхода подать на вход \bar{R} -триггера.

4. Определить, уменьшая длительность задержки, тот минимальный временной интервал, при котором еще срабатывает триггер (контроль работы триггера вести по состоянию его выходного сигнала с помощью осциллографа).

Примечание. Максимальная частота переключения определяется соотношением $f_m = 1/t_{зд}$, где $t_{зд}$ — минимальное время, при котором еще происходит срабатывание RS -триггера.

Задание 3. Исследовать логику работы RS -триггера с прямыми входами на элементах И—ИЛИ—НЕ (см. табл. 3.1).

Порядок выполнения задания

RS -триггер с прямыми входами на элементах И—ИЛИ—НЕ имеет противоположную с триггером на элементах И—НЕ таблицу состояний ($R = S = 1$ — запрещенная комбинация и т. д.), полярность входных сигналов (положительная). В связи с изложенным исследование данного RS -триггера в статическом и динамическом режимах проводится аналогично заданиям 1 и 2, только на входы R и S подаются импульсы положительной полярности.

Задание 4. Исследовать логику работы RS -триггера с инверсными входами на элементах И—ИЛИ—НЕ (см. табл. 3.1).

Порядок выполнения задания

RS -триггер с инверсными входами на элементах И—ИЛИ—НЕ имеет одинаковую с триггером на элементах И—НЕ таблицу состояний, логическое уравнение и полярность входных сигналов.

В связи с изложенным исследование данного RS -триггера в статическом и динамическом режимах проводится аналогично заданиям 1 и 2.

4. СОДЕРЖАНИЕ ОТЧЕТА

1. Схема установки для проведения исследований.
2. Основные аналитические соотношения.
3. Таблицы состояний, принципиальные электрические схемы основных логических элементов.
4. Дать пояснения полученным результатам.

Применительно к заданиям 1—4 привести логическую структуру и обозначения триггеров, таблицы состояний, временные диаграммы работы и результаты эксперимента по определению параметров триггера на быстрдействие.

5. ПОРЯДОК РАБОТЫ С МАКЕТОМ УМ11-1

1. Подключить осциллограф, объединив зажимы «Земля» макета и осциллографа.
2. Осуществить коммутацию входов, выходов, синхронизации, «Земля» и т. п.
3. Включить тумблер «Сеть».
4. Провести исследование схем триггеров.

6. КОНТРОЛЬНЫЕ ВОПРОСЫ К ЗАЩИТЕ ЛАБОРАТОРНОЙ РАБОТЫ

1. Дать определение триггера, назначение его в структуре ЭВМ, привести структурную схему триггера, назначение его входов и выходов.
2. Объяснить логические основы триггерных схем.
3. Объяснить отличие асинхронного триггера от синхронного.
4. Объяснить работу асинхронного RS -триггера на элементах ИЛИ—НЕ, И—НЕ, И—ИЛИ—НЕ. Привести таблицы состояний.
5. Объяснить принцип действия RS -триггера с использованием временных диаграмм.
6. Объяснить отличие RS -триггера с прямыми входами от RS -триггера с инверсными входами.
7. Пояснить принцип действия базовых элементов на основе эмиттерно-связанной логики (ЭСЛ).
8. Пояснить принцип действия базовых элементов на основе транзисторно-транзисторной логики (ТТЛ).
9. Назвать достоинства и недостатки RS -триггеров на основе элементов ЭСЛ и ТТЛ.
10. Пояснить порядок проведения исследований RS -триггеров на установке УМ11-1.
11. Дать классификацию синхронных RS -триггеров.
12. Дать классификацию асинхронных RS -триггеров.

7. ДОМАШНЕЕ ЗАДАНИЕ

1. Изучить настоящие методические указания.
2. Ознакомиться с рекомендуемой литературой и лекциями по данному разделу.
3. Продумать последовательность выполнения работы.
4. Подготовить необходимую отчетную документацию.

БИБЛИОГРАФИЧЕСКИЙ СПИСОК

1. Соломатин Н. М. Элементы ЦВМ: Лабораторный практикум.—М.: Высшая школа 1984.
2. Аналоговые и цифровые интегральные схемы /Под ред. С. В. Якубовского.—М.: Советское радио, 1979.

ИССЛЕДОВАНИЕ АСИНХРОННОГО JK -ТРИГГЕРА

Цель работы: ознакомление с основной схемой асинхронного JK -триггера, изучение принципа действия и логики его работы, исследование JK -триггера в статическом и динамическом режимах работы, определение его основных характеристик.

1. КРАТКИЕ СВЕДЕНИЯ ИЗ ТЕОРИИ

Триггер — релейный элемент с двумя устойчивыми состояниями, выходной сигнал которого может изменяться в зависимости от входных сигналов, принимая лишь одно из двух устойчивых состояний. Триггер широко используется в ЭВМ как элемент для хранения двоичной информации, т. е. «1» или «0». Триггер в общем случае является сложным элементом и состоит из двух частей: управляющей и запоминающей. Управляющая часть предназначена для реализации входной логики и формирования сигналов, запоминающая часть (собственно триггер) предназначена для хранения информации на триггере и характеризует состояние триггера в целом [1—4].

Асинхронный JK -триггер (схема с двумя устойчивыми состояниями, которая при одновременном поступлении сигналов на входы осуществляет инверсию предыдущего состояния) имеет два информационных входа J и K . На рис. 1, а приведено условное обозначение JK -триггера, а на рис. 1, б—его упрощенная логическая структура. Логика работы JK -триггера определяется таблицей состояний, минимизированный вид которой представлен табл. 1.1. Здесь Q^n — хранение предыдущего состояния триггера, а \bar{Q}^n — изменение состояния триггера на противоположное. В соответствии с табл. 1.1. JK — триггер функционирует как RS -триггер, при этом вход J эквивалентен входу S , а вход K — входу R . Исключение составляет случай, когда J и K равны 1 [1, 4].

Рассмотрим логику работы JK -триггера по схеме (рис. 1, б) где S_1, R_1 — внутренние установочные входы триггера в состояние «1» и состояние «0» соответственно; $\Delta t_{1,2}$ — элементы задержки (логический элемент, триггер, линия задержки). Считаем, что в

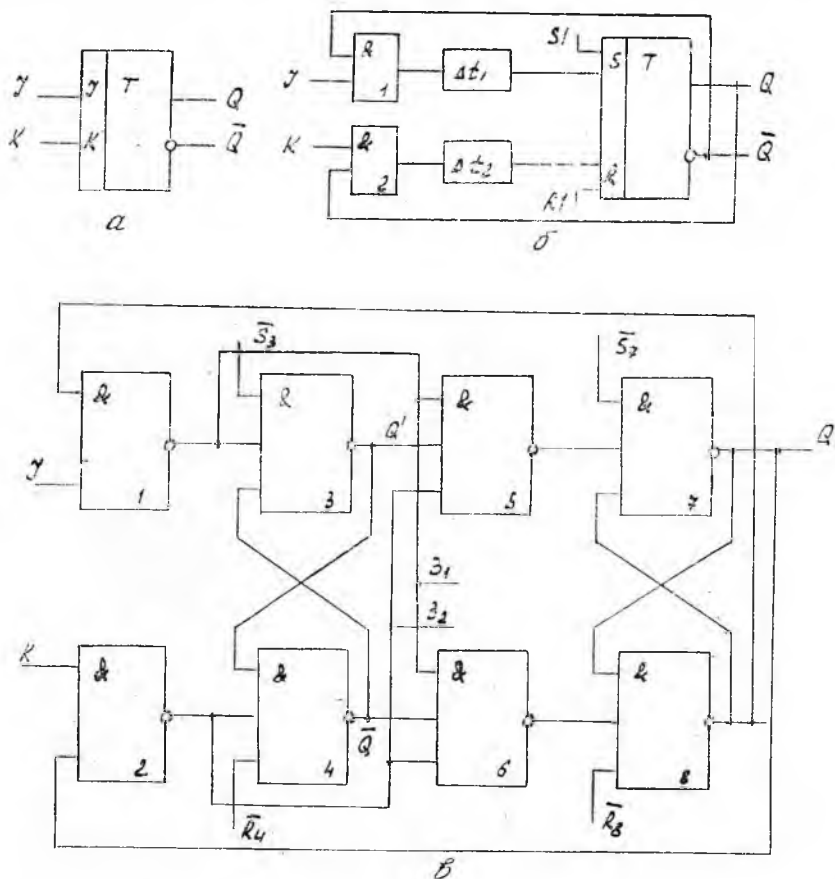


Рис. 1. Асинхронный JK-триггер: а—условное графическое изображение; б—упрощенная логическая структура; в—логическая структура на основе элементов И—НЕ

начальный момент времени триггер находится в состоянии «0», т. е. $Q = 0$ и $\bar{Q} = 1$ (установка в «0» обеспечивается сигналом $R_1 = 0$). При этом на элементе 1 (схема И) имеет место разрешение, а на входе элемента 2 — запрет. Далее, если $J = 1$, то сигнал проходит через элемент 1 и элемент задержки Δt_1 на вход S триггера, переключая его в состояние «1», т. е. $\bar{Q} = 0$, а $Q = 1$. Если после переключения триггера через некоторое время приходит сигнал $K = 1$, то сигнал через элемент 2 и элемент задержки Δt_2 поступает на вход R и переключит триггер в состояние «0»,

т. е. $Q = 0$ и $\bar{Q} = 1$. Таким образом, общий принцип работы JK — триггера можно сформулировать в следующем виде: при поступлении на вход J или K сигнала, соответствующего логической единице (U^1), триггер через соответствующий логический элемент установится в единичное (если $I = 1$) или нулевое (если $K = 1$) состояние. При одновременной подаче на входы I и K сигналов «1» триггер через одну из схем «И» всегда переключится в противоположное состояние.

Достоинством JK -триггера является то, что он не имеет запрещенных комбинаций (в отличие от RS -триггера), является универсальным, т. е. может выполнять функции других триггеров, в том числе RS -, D -, T -триггеров и др. [1, 2]. На рис. 1, в показана логическая схема асинхронного JK -триггера на элементах И—НЕ. Этот триггер двухступенчатый с запрещенными связями, где роль элемента задержки Δt выполняет дополнительный триггер. Элементы 3 и 4 образуют первый триггер для временного хранения входной информации, а элементы 7 и 8 — второй триггер, определяющий состояние триггера в целом. Элементы 1, 2 и 5, 6 являются ключами первого и второго триггеров соответственно. Особенностью схемы являются запрещающие связи Z_1 и Z_2 , входы S_3 , \bar{S}_7 и \bar{R}_8 , \bar{R}_8 — внутренние установочные входы триггера.

Принимаем, что в исходном состоянии $Q = 0$, $\bar{Q} = 1$, $Q^1 = 0$, $\bar{Q}^1 = 1$. Если $J = 1$, а $K = 0$, то сигнал J проходит через элемент 1 (И—НЕ) и устанавливает первый триггер в состояние $Q^1 = 1$, одновременно запрещая передачу информации на второй триггер (Z_1 , действующий на входах элементов 5 и 6). После окончания действия сигнала по входу J запрет на входах упомянутых элементов снимается (Z_2 — сигнал разрешения) и информация с первого триггера (в данном случае с $Q^1 = 1$) через элемент 5 запишется во второй триггер ($Q = 1$ и $\bar{Q} = 0$). Если теперь $K = 1$, а $J = 0$ то, рассуждая аналогично, можно убедиться, что триггер переключится в исходное состояние. В общем случае JK -триггер работает в соответствии со сформулированным алгоритмом.

Таблица 1.1

i^n		i^{n+1}
J	K	Q
0	0	Q^n
1	0	1
0	1	0
1	1	\bar{Q}^n

2. ОСОБЕННОСТИ УСТАНОВКИ ДЛЯ ПРОВЕДЕНИЯ ИССЛЕДОВАНИЙ ЦИФРОВЫХ СХЕМ

Установка УМ11—ПС серийного производства предназначена для исследования триггерных схем в статическом и динамическом режимах [1]. Более подробно об особенностях упомянутой установки необходимо познакомиться по методическим указаниям [3] к лабораторной работе УМ 11—1/01 [1].

3. ЗАДАНИЯ И ПОРЯДОК ВЫПОЛНЕНИЯ РАБОТЫ

3.1. Асинхронный JK-триггер

Набор элементов, предусмотренный в установке УМ11, выполнен на микросхемах 115 серии. Набор содержит 43 элемента, основные данные на которые приведены в табл. 3.1 методических указаний [1, 3].

Задание 1. Исследовать логику работы асинхронного JK-триггера на элементах И—НЕ (см. рис. 1, а-в). Порядок выполнения следующий.

1. Собрать схему триггера на элементах И—НЕ согласно рис. 1, в.
2. Подключить индикатор состояния (осциллограф) к выходу Q (\bar{Q}).
3. Установить триггеры в состояние «0».
4. Подать на входы J и K напряжение $U^0 = 0,3$ В с тумблерного регистра.
5. Исследовать логику работы триггера согласно табл. 1, задавая значения («1» и «0» с тумблерного регистра «1» = $U^1 = 3,6$ В «0» = $U^0 = 0,3$ В).

Примечание. Данный триггер — двухступенчатый, поэтому информация первоначально записывается в первый триггер, а затем переписывается во второй и после окончания сигналов J и K .

Задание 2. Определить максимальную частоту переключения JK-триггера (см. рис. 1, а-в).

1. Собрать схему триггера согласно рис. 1, в.
2. Подключить индикатор состояния (осциллограф) к выходу Q (\bar{Q}).
3. Подать сигнал положительной полярности (синхронизирующий сигнал СИ-1, $f = 500$ кГц, подать на вход J). Этот же сигнал подать на вход «Задержка».
4. Установить минимальную задержку, равную 1 мкс.
5. С выхода «Задержка» подать положительный сигнал на вход K .
6. Определить, уменьшая длительность задержки, тот минимальный временной интервал, при котором еще работает триггер.

Примечание. Максимальная частота переключения триггера $f_m = 1/t_{зд}$, где $t_{зд}$ — минимальное время задержки.

4. СОДЕРЖАНИЕ ОТЧЕТА

1. Схема установки для проведения исследований.
2. Основные аналитические соотношения.
3. Таблицы состояний, принципиальные электрические схемы основных логических элементов.

4. Дать пояснения полученным результатам, привести временные диаграммы работы асинхронного *JK*-триггера [1, 2].

5. ПОРЯДОК РАБОТЫ С МАКЕТОМ УМ11-1

1. Подключить осциллограф.
2. Объединить зажимы «Земля» макета и осциллографа.
3. Осуществить коммутацию входов, выходов, синхронизации и пр.
4. Включить тумблер «Сеть».
5. Провести исследование схем триггеров.

6. КОНТРОЛЬНЫЕ ВОПРОСЫ К ЗАЩИТЕ ЛАБОРАТОРНОЙ РАБОТЫ

1. Объяснить логические основы работы *JK*-триггера.
2. Каков принцип действия *JK*-триггера с элементами задержки?
3. Объяснить принцип действия двухступенчатого *JK*-триггера.
4. На основе временной диаграммы объяснить принцип действия *JK*-триггера.
5. Каков принцип построения *D*-триггера на основе *JK*-триггера?
6. Каков принцип построения *T*- и *RS*-триггеров на основе *JK*-триггера?
7. Объяснить работу двухступенчатого *JK*-триггера с запрещающими связями.
8. Что такое универсальные триггеры? В чем заключается универсальность *JK*-триггера?
9. Рассказать об особенностях установки УМ11.
10. Объяснить порядок работы с установкой УМ11.
11. Дать объяснение полученных результатов экспериментальных исследований.
12. Какие параметры схемы *JK*-триггера влияют на максимальную частоту переключения?

7. ДОМАШНЕЕ ЗАДАНИЕ

1. Изучить настоящие методические указания.
2. Ознакомиться с рекомендуемой литературой.
3. Продумать последовательность выполнения работы.
4. Подготовить необходимую отчетную документацию.

БИБЛИОГРАФИЧЕСКИЙ СПИСОК

1. *Соломатин И. М.* Элементы ЦВМ: Лабораторный практикум.—М.: Высшая школа, 1984.—143 с.
2. Аналоговые и цифровые интегральные схемы /Под ред. *С. В. Якубовского*.—М.: Советское радио, 1979.
3. *Логвинов Л. М.* Исследование асинхронных RS-триггеров: Методические указания.—Куйбышев: КуАИ, 1986.
4. *Фадеев В. В.* Исследование счетчиков импульсов на интегральных схемах: Методические указания.—Куйбышев: КуАИ, 1983.

Составитель *Леонид Митрофанович Логвинов*

ИССЛЕДОВАНИЕ ТРИГГЕРНЫХ СХЕМ.
ИССЛЕДОВАНИЕ АСИНХРОННЫХ RS- И JK-ТРИГГЕРОВ

Редактор Л. Балыкова
Техн. редактор Н. Каленюк
Корректор Т. Пайкина

Сдано в набор 15.11.87 г. Подписано в печать 11.12.87 г.
Формат 60×84 1/16. Бумага оберточная белая. Печать высокая.
Усл. п. л. 0,93. Уч.-изд. л. 0,9. Т. 300 экз. Заказ 1087. Бесплатно.

Куйбышевский ордена Трудового Красного Знамени
авиационный институт имени академика С. П. Королева,
г. Куйбышев, ул. Молодогвардейская, 151.