

МИНИСТЕРСТВО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ

**САМАРСКИЙ ГОСУДАРСТВЕННЫЙ
АЭРОКОСМИЧЕСКИЙ УНИВЕРСИТЕТ
имени академика С.П. Королева**

**ПРИЕМОПЕРЕДАТЧИК ПО ПРОМЫШЛЕННОЙ
СЕТИ ПЕРЕМЕННОГО ТОКА НАПРЯЖЕНИЕМ
110 В ÷ 380 В**

Методические указания

САМАРА 2002

Составитель: А.В. Данилов
УДК 621.397.132

Приемопередатчик по промышленной сети переменного тока напряжением 110 В ÷ 380 В: Метод. указания/Самарск. Гос. ун-т. Сост. А.В. Данилов. Самара 2002. – 28с.

Рассмотрены принципы приема и передачи цифровой информации по силовым сетям, представлена организация форматов этих цифровых посылок для дистанционного управления различным электронным оборудованием бытового назначения, описана принципиальная схема модулятора и демодулятора цифровой информации.

Методические указания рекомендуются для студентов, обучающихся по специальностям 2015 по курсу «Устройства управления БРЭА» и 1905 по курсу «Микропроцессоры и микроЭВМ», выполнены на кафедре РТУ.

Печатается по решению редакционно-издательского совета Самарского Государственного аэрокосмического университета имени академика С.П. Королева

Рецензент: Ю.С. Дмитриев

Целью работы является ознакомление с принципом построения канала приема/передачи цифровой информации на базе промышленной сети переменного тока напряжением до 380 вольт, изучение метода модуляции, временных диаграмм приема и передачи цифровой информации, а также приобретение навыка проектирования интерфейсных цифровых устройств обмена данными.

Отечественной промышленностью освоен выпуск электросетевого микроконтроллера на базе интегральной микросхемы типа КР1446ХК1, которая выполняет функции приема и передачи цифровой информации по промышленным сетям переменного тока с напряжением от 110 В до 380 В. Скорость передачи информации может принимать одно из четырех возможных значений: 124 бит/сек; 248 бит/сек; 496 бит/сек; 992 бит/сек и задается во время программирования приемопередатчика.

В микроконтроллере сетевой приемопередатчи (СПП) используется помехозащищенное кодирование цифровой информации для исправления одиночных и обнаружения двойных ошибок, которые могут возникать при передаче из-за помех в сети.

Приемопередатчик позволяет использовать уже имеющиеся линии силовой электросети. И дает возможность строить различные системы сбора информации, локальные сети передачи данных, системы централизованного контроля и управления электрооборудованием, системы охраны и сигнализации и многое другое. Структурная схема микроконтроллера СПП представлена на рис.1, а цоколевка выводов - на Рис.2.

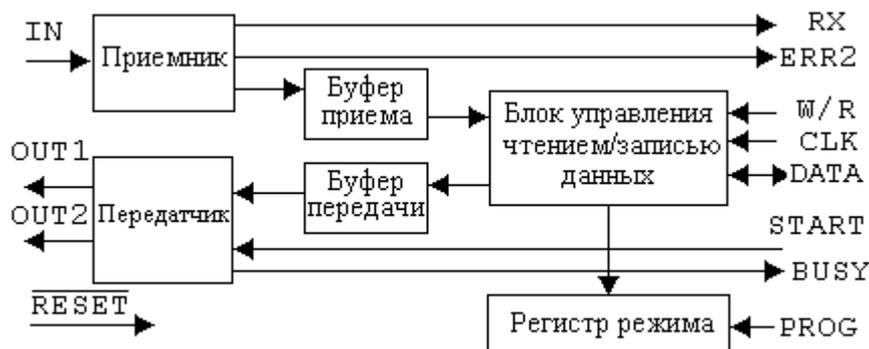


Рис.1. Структурная схема построения микроконтроллера

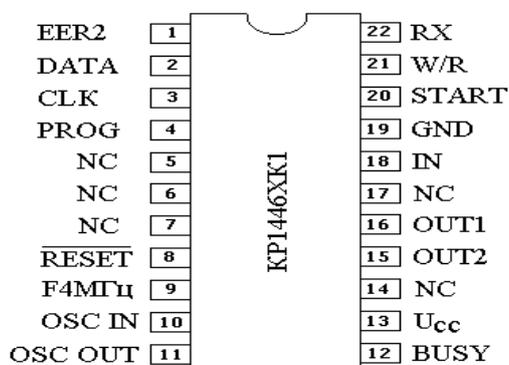


Рис.2. Цоколевка выводов корпуса микросхемы микроконтроллера

ОПИСАНИЕ ВЫВОДОВ

Вывод	Имя	Назначение
1	ERR2	Флаг двойной ошибки во время приема информации (устанавливается в высокий уровень, если была обнаружена двойная ошибка во время приема информации)
2	DATA	Порт обмена данными с внешним контроллером
3	CLK	Вход стробирующего сигнала при обмене данными с внешним контроллером (тактовые импульсы)
4	PROG	Вход сигнала установки режима программирования приемопередатчика
5,6,7	NC	Не присоединен
8	RESET	Вход обнуления
9	F4MHz	Выход тактовой частоты 4 МГц
10	OSCIN	Вход подключения внешнего кварцевого генератора с частотой 8 МГц
11	OSCOUТ	Выход подключения внешнего кварцевого генератора с частотой 8 МГц
12	BUSY	Флаг передачи информации (высокий уровень во время процедуры передачи в промышленную сеть)
13	U _{CC}	Вывод напряжения питания
14	NC	Не присоединен
15	OUT2	Выход частотно-манипулированного сигнала (инверсный)
16	OUT1	Выход частотно-манипулированного сигнала
17	NC	Не присоединен
18	IN	Вход частотно-манипулированного сигнала
19	GND	Общий вывод
20	START	Вход сигнала запуска передачи данных в сеть
21	W/R	Вход установки режима чтение/запись данных
22	RX	Флаг приема новой информации из промышленной сети 220 В (устанавливается в высокий уровень при получении новой информации)

ОСНОВНЫЕ ХАРАКТЕРИСТИКИ

- Использование частотной манипуляции для передачи информации
- Возможность выбора центральной несущей частоты
- Программируемая скорость передачи данных до 992 бит/сек
- Помехозащищенное кодирование информации: исправление одиночных и обнаружение двойных ошибок
- Стандартный 22 -х выводной DIP корпус (2108.22)

ЭЛЕКТРИЧЕСКИЕ ХАРАКТЕРИСТИКИ

Параметр	Символ	Единица измерен.	Значение			Условия
			мин	тип	макс	
Напряжение питания	U_{CC}	В	3,0	5,0	5,5	-
Ток потребления в режиме приема	I_{CCR}	мА		3,5		$U_{CC}=5В$
Ток потребления в режиме передачи	I_{CCT}	мА		5,5		$U_{CC}=5В$
Чувствительность приемника по входу*	U_S	мА		15		$U_{CC}=5В$
Входное напряжение низкого уровня	U_{IL}	В	0	-	0,8	-
Входное напряжение высокого уровня	U_{IH}	В	3,6	-	U_{CC}	-
Выходное напряжение логического «0» (для выхода DATA)	U_{OL}	В	-	-	0,4	$I_{OL}=0,5\text{ мА}$ $U_{CC}=5В$
Выходное напряжение логической «1» (для выхода DATA)	U_{OH}	В	$U_{CC} - 0,4$			$I_{OL}=0,5\text{ мА}$ $U_{CC}=5В$
Выходное напряжение логического «0» (для выходов RX, ERR2)	U_{OL}	В	-	-	0,4	$I_{OL}=2\text{ мА}$ $U_{CC}=5В$
Выходное напряжение логической «1» (для выходов RX, ERR2)	U_{OH}	В	$U_{CC} - 0,4$			$I_{OL}=2\text{ мА}$ $U_{CC}=5В$
Выходное напряжение** логического «0» (для выходов OUT1, OUT2)	U_{OL}	В	-	-	0,4	$I_{OL}=20\text{ мА}$ $U_{CC}=5В$
Выходное напряжение** логической «1» (для выходов OUT1, OUT2)	U_{OH}	В	$V_{CC} - 0,4$			$I_{OL}=5\text{ мА}$ $U_{CC}=5В$
Ток утечки на входе	I_{LH}, I_{LL}	мкА	-	-	5	$U_{CC}=5В$
Входная емкость	C_I	пФ	-	-	10	

* В данной микросхеме чувствительность приемника установлена на уровне 15 мВ, что ниже уровня помех в промышленной сети 220 В. Чувствительность может быть настроена на другой уровень в соответствии с требованием.

** Справочные параметры.

ФУНКЦИОНИРОВАНИЕ

Передача информации осуществляется с помощью частотной манипуляции логических сигналов – “1” и “0”, которые передаются разными частотами и незначительно отличаются от центральной в большую или меньшую стороны. Частотно манипулированный сигнал через развязывающий трансформатор передается в линию промышленной сети с напряжением 110 В ÷ 380 В. Буферные каскады передатчика и приемника предназначены для согласования высокого выходного сопротивления микросхемы с низким входным сопротивлением линии при передаче сигнала в линию и для фильтрации переменного сетевого напряжения частоты 50 Гц при приеме.

Центральная частота	Частота передачи “0”	Частота передачи “1”
66,66 кГц	62,5 кГц	71,43 кГц
100 кГц	95,24 кГц	105,26 кГц
133,33 кГц	129,03 кГц	137,93 кГц

Микросхема выпускается в двух модификациях – со встроенным фильтром на входе IN и без него. Во втором случае для улучшения приема рекомендуется использовать внешний фильтр. На рис.3 приведена АЧХ встроенного фильтра для второго частотного диапазона (100кГц).

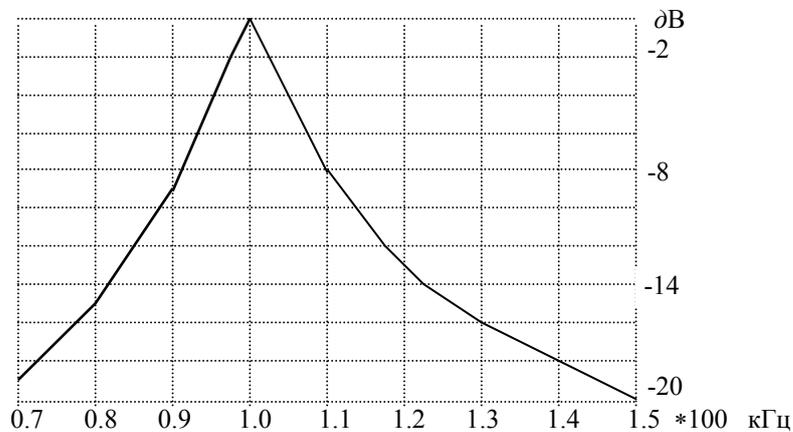


Рис.3. Амплитудно-частотная характеристика входного фильтра

ПРИЕМ ИНФОРМАЦИИ

Приемник микроконтроллера СПП постоянно анализирует данные, приходящие на вход IN. Если приходит цифровой код слова синхронизации, а за ним код адреса, который совпадает с собственным адресом (или с общим

адресом системного микропроцессора, например: $10111001_{\text{МП}}$), то следующие за ними два байта информации считаются предназначенными данному приемопередатчику, они записываются в буфер памяти приемника (буфер приема), а на выходе RX микроконтроллер выставляет высокий уровень напряжения, что является флагом того, что получена новая информация. В результате воздействия электропомех в сети возможно искажение информации. В каждом из принимаемых байтов (адреса и данных) приемник микроконтроллера СПП исправляет ошибки в одном бите и обнаруживает двойные ошибки (в этом случае на выходе ERR2 приемопередатчик выставляет высокий уровень напряжения). Принятая из электросети информация будет храниться в буфере памяти приемника и может быть прочитана однократно или многократно в любое удобное время независимо от работы блоков приемника и передатчика. Временная диаграмма приема информации представлена на Рис.4.

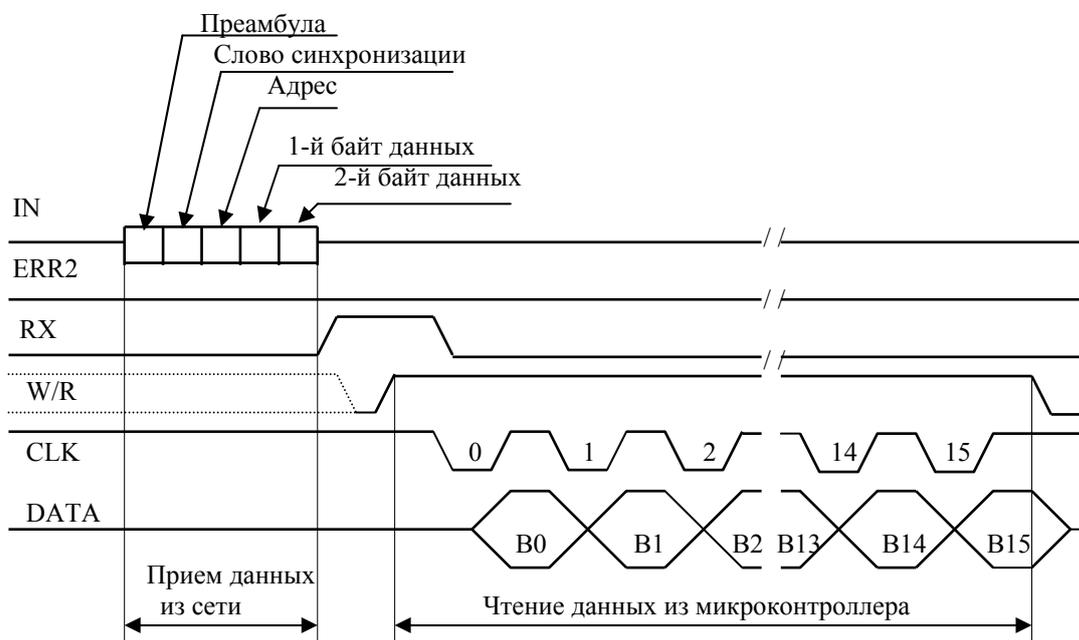


Рис.4. Временная диаграмма приема информации

Процедуру чтения информации из буфера памяти приемника микроконтроллера СПП можно начинать сразу после появления высокого уровня напряжения на выходе RX. Для этого необходимо выставить на входе W/R высокий уровень напряжения и выдать 16 импульсов синхронизации на вход стробирования CLK. При этом по линии DATA микроконтроллера СПП будут считаны: B0 ÷ B7 первый и B8 ÷ B15 второй байты принятой информации. Передний фронт сигналов W/R необходим для правильного выполнения процедуры чтения, поэтому если вход W/R уже находился в высоком уровне до этого, то необходимо сбросить его в "0" и подать сигнал высокого уровня – "1". Первый импульс CLK сбрасывает (устанавливает на выходах RX и ERR2 низкий уровень напряжения) флаги RX и ERR2. Микроконтроллер СПП выводит побитно информацию на линию DATA синхронно с низким уровнем сигнала

CLK. Оба байта полученных данных выдаются младшими битами вперед. Минимальный период сигнала CLK равен 1 мкс. Граничные значения временных интервалов во время процедуры чтения из буфера памяти приемника микроконтроллера СПП показаны на Рис.5.

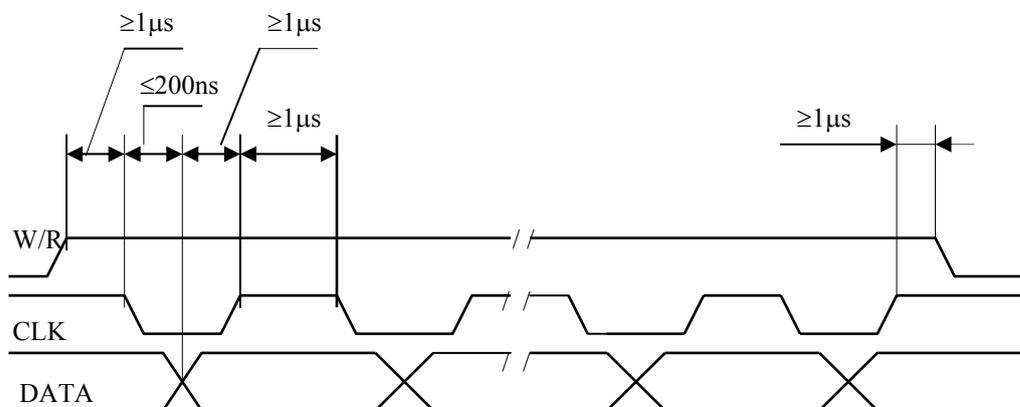


Рис.5. Значения временных интервалов между фронтами сигналов при считывании данных из буфера приема микроконтроллера СПП

ПЕРЕДАЧА ИНФОРМАЦИИ

Чтобы выполнить процедуру записи информации в буфер памяти передатчика (буфер передачи) микроконтроллера СПП необходимо выставить на выводе W/R низкий уровень напряжения и выдать 24 импульса синхронизации на вход стробирования CLK. Отрицательный фронт сигнала W/R необходим для правильного выполнения процедуры чтения, поэтому если вход линии W/R уже находился в низком логическом уровне напряжения до этого, то необходимо установить на нем уровень логической - "1", а затем уровень логического - "0". Информацию на входе DATA микроконтроллера СПП следует изменять синхронно по приходу низкого уровня тактового импульса на входе стробирования CLK.

Минимальный период сигнала синхронизации (тактовых импульсов) на входе стробирования CLK равен 1 мкс. Первым байтом передается адрес приемопередатчика, к которому адресуется информация (или общий адрес, например: 10111001_{МП} в этом случае информация будет принята всеми приемопередатчиками в данной сети) и два байта информации. Все байты передаются младшими битами вперед. Временная диаграмма передачи информации представлена на Рис.6.

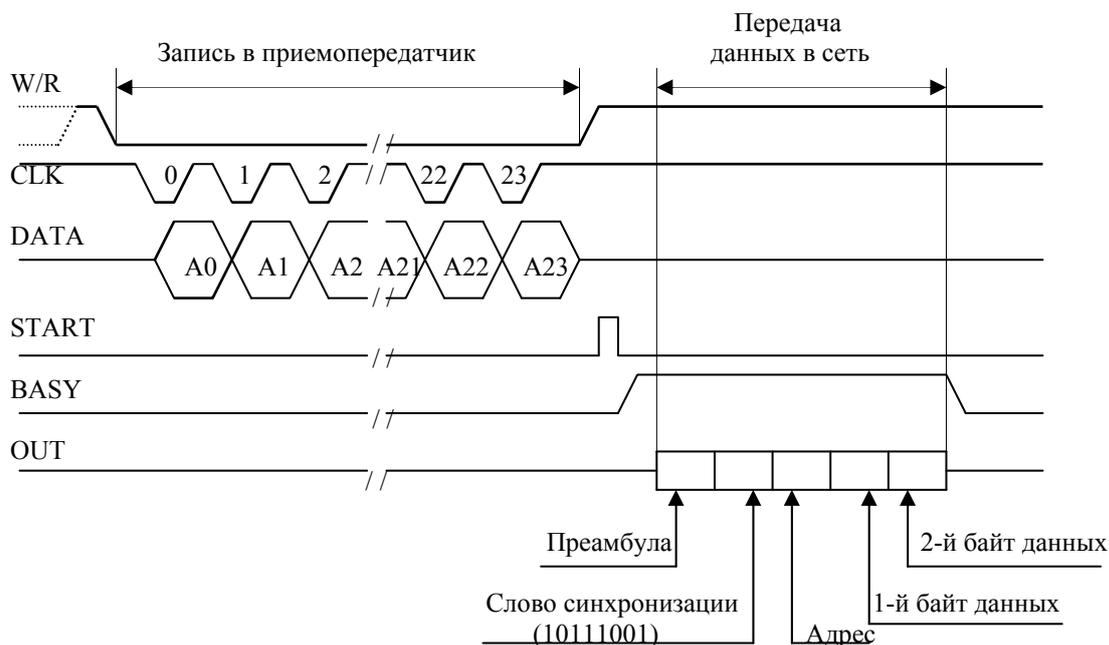


Рис.6. Временная диаграмма передачи информации

ДИАГРАММА ПЕРЕДАЧИ ИНФОРМАЦИИ

После того как информация записана в буфер памяти передатчика (буфер передачи), она может быть выдана однократно или многократно в электросеть. Процедура передачи информации в электросеть начинается с момента подачи переднего фронта импульса на вход START микроконтроллера СПП. При этом в электросеть будут переданы: A0 ÷ A7 - байт адреса приемника, A8 ÷ A15 – первый и A16 ÷ A23 – второй байты передаваемой информации. Время передачи зависит от запрограммированной скорости. Во время процесса передачи информации в электросеть на выходе BUSY микроконтроллера СПП устанавливается логическая “1”, а работа приемника блокируется.

В простейшем случае можно передать сигнал от одного приемопередатчика другому без предварительной записи в буфер передачи и программирования начальных установок.

Для этого необходимо обнулить все приемопередатчики сигналом RESET, после чего все адреса, данные, значения скорости и частоты устанавливаются в свое первоначальное значение по умолчанию равное 01h. Затем выдается сигнал START. Посланная таким образом информация по адресу 01h будет принята всеми приемопередатчиками в данной сети, что будет отмечено появлением флагов RX этих микроконтроллеров СПП. Сброс флага RX выполняется сигналом RESET или первым импульсом CLK во время чтения из буфера приема.

Значения временных интервалов между фронтами сигналов формируемых в процессе выполнения записи данных в буфер передачи микроконтроллера СПП показаны на Рис.7.

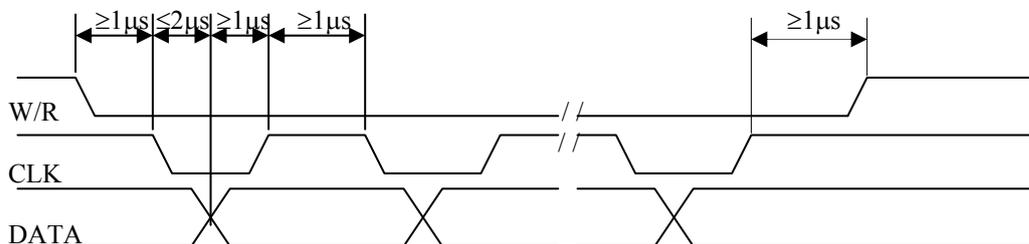


Рис.7. Значения временных интервалов при записи данных в буфер передачи микроконтроллера СПП

НАЧАЛЬНАЯ УСТАНОВКА

После включения питания необходимо установить все блоки микроконтроллера СПП в исходное состояние низким уровнем сигнала RESET. Длительность сигнала RESET должна быть не менее 1 мс. Сигнал RESET сбрасывает флаги RX, ERR2, устанавливает собственный адрес приемопередатчика равным 01h, частоту передачи равную 100 кГц, скорость передачи равную 248 бит/сек, а также устанавливает в буфере передачи следующие значения: адрес передачи равным 01h, первый байт данных равным 01h, второй байт данных равным 01h.

ДИАГРАММА ПРОГРАММИРОВАНИЯ МИКРОКОНТРОЛЛЕРА СПП

Чтобы выполнить процедуру программирования необходимо выставить на входах PROG и W/R низкий уровень и выдать 12 импульсов CLK. Информацию на входе DATA следует изменять по высокому уровню CLK. Минимальный период сигнала CLK – 1 мкс. Временная диаграмма программирования микроконтроллера СПП представлена на Рис.8. На вход DATA микроконтроллера СПП последовательно падают: D0 ÷ D7 – код собственного адреса (по умолчанию устанавливается 01h), D8,D9 – код центральной частоты передачи (“00h” – 66 кГц; “01h” – 100 кГц; “10h” – 133 кГц; “11h” – 100 кГц) и D10, D11 – код скорости передачи (“00h” – 124 бит/сек; “01h” – 248 бит/сек; “10h” – 496 бит/сек; “11h” – 992 бит/сек) младшими битами вперед. Для того чтобы приемопередатчики в электросети “слышали друг друга” они должны быть запрограммированы одинаковыми значениями частоты и скорости передачи.

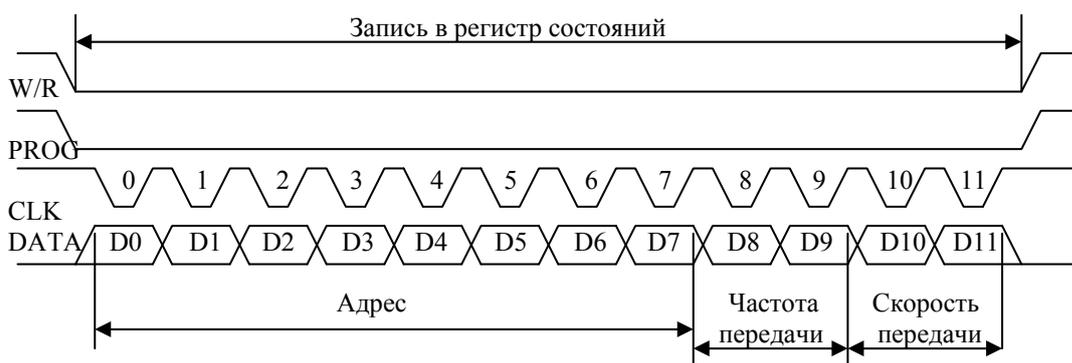


Рис.8. Временная диаграмма программирования микроконтроллера СПП

ПРАКТИЧЕСКАЯ ЧАСТЬ

РАЗРАБОТКА СТРУКТУРНОЙ СХЕМЫ УСТРОЙСТВА УПРАВЛЕНИЯ РЭА

На основании сравнительного анализа известных методов цифровой обработки и приема-передачи данных с использованием стандартных интерфейсов и форматов можно выработать концепцию построения устройства, представляющего собой такие функциональные составные узлы, которые могут быть информативно связаны между собой через промышленную электросеть напряжением 220 В и частоты 50 Гц. В общем случае эти узлы выполняют функции приема, анализа, обработки и передачи цифровой информации. Одни из них передают информацию в электросеть, а другие принимают ее из электросети. Причем, те которые принимают информацию из электросети формируют управляющие сигналы для исполнительных механизмов с целью реализации командных функций по включению или выключению различных РЭА и техники, в том числе и электрооборудования бытового назначения.

СТРУКТУРНАЯ ОРГАНИЗАЦИЯ УСТРОЙСТВА УПРАВЛЕНИЯ РЭА

Структурная схема такого устройства управления комплексом РЭА и техники представлена на Рис.9. Устройство управления комплексом РЭА и техники состоит из узла пейджингового канала, узла центрального управления, узла охранной сигнализации и узла управления бытовой РЭА. В состав узла пейджингового канала входят последовательно соединенные: 1 – пейджинговый приемник; 2 – декодер формата POCSAG; 3 – микроконтроллер СПП и 4 – модулятор. В состав узла центрального управления входят: 9 – клавиатура; 10 –

контроллер клавиатуры; 11 – однокристальная микро-ЭВМ с внешними 14 – ПЗУ и 15 – ОЗУ; 12 – микроконтроллер СПП и 13 – модем. В состав узла охранной сигнализации входят: 16 – демодулятор с микроконтроллером СПП; 17 – системный микроконтроллер с 19 - внешней памятью; 18 – буферный регистр; 20 - исполнительные механизмы цепей блокировки и звуковой, а также световой сигнализаций. В состав узла управления бытовой

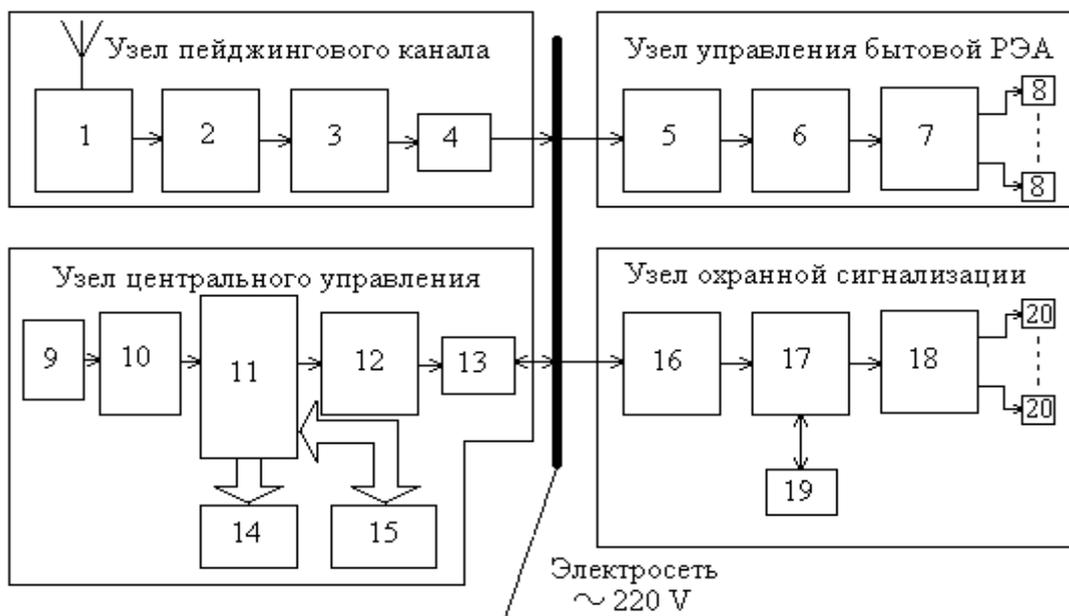


Рис.9. Структурная схема устройства управления бытовой РЭА

РЭА входят: 5 – демодулятор с сетевым приемопередатчиком; 6 – схема анализа и обработки цифровой информации; 7 – фиксатор команд; 8 – исполнительные механизмы по включению или выключению различных РЭА и техники.

РАЗРАБОТКА ФУНКЦИОНАЛЬНЫХ СХЕМ ОСНОВНЫХ УЗЛОВ, ВХОДЯЩИХ В СОСТАВ УСТРОЙСТВА УПРАВЛЕНИЯ РЭА

Устройство управления комплексом РЭА и техники имеет три канала передачи контрольно-измерительной и командной информации. Для удаленного управления исполнительными механизмами, таймерами установки режимов работы дежурных узлов, охранной сигнализацией жилища и т.д. используется пейджинговый интерфейс, который идентифицирует и расшифровывает посылаемую по телефонной (сотовой) линии связи команду. Для бесконтактного определения «свой» или «чужой» при открывании входных дверей дома (квартиры) используется транспондерный интерфейс. Для контроля параметров освещенности, температуры, влажности и т.д. в различных помещениях, передачи первичной информации от источников (датчиков) к узлам обработки и далее к исполнительным механизмам, а также непосредственного управления

бытовыми радиотехническими и электротехническими приборами – линия электросети.

Система имеет возможность наращивать функции управления и адаптироваться под конкретный комплект управляемых узлов путем замены или увеличения числа программных модулей.

Функциональная схема узла пейджингового канала

Функциональная схема узла пейджингового канала представлена на Рис.10. и состоит из функциональных основных блоков: пейджингового приемника, декодера формата POCSAG IC1, микроконтроллера СПП IC2, счетчика байтов данных IC3, логического элемента “И” и модулятора. Пейджинговый приемник построен по схеме приемника супергетеродинного типа с двойным преобразованием частоты. Выход приемника DO связан со

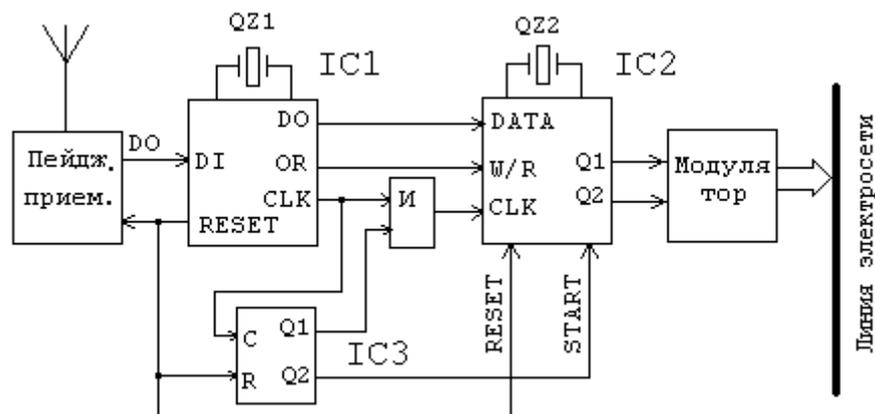


Рис.10. Функциональная схема узла пейджингового канала

выходом DI декодера формата POCSAG IC1, который выполняет функции декодирования принимаемых сообщений в указанном формате и преобразования их в формат ASCII, опознает в них CAP код (персональный код абонента) на соответствие физическому, «прошитому» в его резидентной памяти и управляет SLEEP режимом работы приемника. Выход DO (вывод данных) декодера POCSAG IC1 связан с входом DATA микроконтроллера СПП IC2, вход установки режима W/R (запись/чтение) которого подключен к выводу OR (флаг приема данных) декодера POCSAG IC1. Флаг OR указывает низким логическим уровнем напряжения момент передачи данных с выхода DO декодера в буфер памяти передачи микроконтроллера СПП IC2. Выход CLK декодера POCSAG IC1 связан с одним из входов логического элемента «И» и счетным входом С счетчика IC3. Выход логического элемента «И» связан с входом CLK микроконтроллера СПП IC2. Выход счетчика Q1 подведен к второму входу логического элемента «И» и организует через него синхронную передачу тактовых импульсов, начиная с последнего бита служебного байта, «привязанных» соответственно к битам байта адреса и битам двух байтов данных, передаваемых на вход DATA микроконтроллера СПП IC2 с выхода DO декодера POCSAG IC1. Таким образом, на вход DATA микроконтроллера

СПП IC2 поступают три байта синхронно с 24-мя тактовыми импульсами, которые подаются на вход CLK этого микроконтроллера. Вход START сетевого микроконтроллера IC2 связан с выходом Q2 счетчика IC3, который отсчитывает байты данных, записываемые в буфер памяти передатчика микроконтроллера СПП IC2. После передачи декодером POCSAG IC1 байтов данных, на его выходе OR возникает высокий логический уровень, а счетчик IC3 по завершении 24-го тактового импульса формирует на своем выходе Q2 управляющий фронт сигнала “Старт”.

Кроме того, для наилучшей реализации указанного технического решения в разрабатываемом узле выход RESET декодера POCSAG IC1 используется для начальной установки микроконтроллера СПП IC2 и счетчика IC3. Декодер POCSAG IC1 периодически с заданной частотой осуществляет сброс микроконтроллера СПП IC2 и счетчика IC3 одновременно с отключением напряжения питания пейджингового приемника. Тем самым, задавая временные интервалы «молчания» пейджингового приемника (SLEEP режим). Это обеспечивает экономию использования энергии питания данного узла и в результате дает возможность реализовывать его в относительно малых габаритах с целью рационального размещения в различных помещениях бытового или производственного назначения.

Модулятор построен по схеме двухтактного УНЧ, нагрузкой которого является первичная обмотка развязывающего сетевого импульсного трансформатора. В этой схеме происходит поочередное отпирание (до насыщения) и запираение транзисторов под действием модулирующего напряжения, т.е. они действуют как ключи в цепи модулируемого сигнала.

Информация по пейджинговому каналу передается в формате POCSAG. Этот формат предусматривает скорость передачи информации: 512 бит/сек, 1200 бит/сек и 2400 бит/сек. Сообщения передаются в асинхронном режиме: пакет сообщения может стартовать в любой момент времени и длина его априорно не определена.

Сигнал в формате POCSAG начинается с преамбулы, состоящей из 576 бит чередующихся логическими нулями и единицами. Преамбула служит для вывода приемника пейджера из SLEEP режима в рабочий режим. После преамбулы следует поток блоков, содержащих физические адреса пейджером и тексты сообщений. Длина кодовой последовательности в формате POCSAG не определена, блоки следуют один за другим каждый со своим кодовым словом синхронизации. Каждый блок состоит из 17-ти 32-битных слов. Первое из них является словом синхронизации (фиксированная последовательность 32 бит), далее идет последовательность из восьми двойных слов или фреймов, нумерованных с 0-го по 7-й. Каждое 32-разрядное слово содержит 21 информационный бит и 11 избыточных бит, которые служат для определения и корректировки ошибок.

Протокол формата POCSAG предусматривает коррекцию ошибок по алгоритму Бокгауза-Чоудхурри-Хоквингема (БЧХ) с 12-го бита по 32-й бит.

Основное отличие протокола POCSAG от других протоколов пейджинговой передачи заключается в способе приема содержащегося в начале каждого пейджингового сообщения физического адреса пейджера - CAP кода, которому оно адресовано. Все возможные два миллиона физических адресов разбиты на 8 групп, соответствующие 8 фреймам адресного блока. Адресный блок состоит из адресного кодового слова и предшествующих «пустых» слов (специальные фиксированные 32-х битовые последовательности) и формируется

следующим образом: физический адрес пейджера делится на 8. Остаток от деления дает номер фрейма, с которого передается сообщение. Во всех предыдущих фреймах записываются «пустые» слова (специальные фиксированные 32-х битовые последовательности), а все оставшиеся до конца адресного блока слова пропускаются, т.е. сразу за адресным словом начинается следующий блок. Фактически остаток от деления является номером фрейма, в котором данный пейджер будет вести прием и распознавание своего номера.

Пейджер принимает только фреймы, соответствующие его адресу. Это позволяет в восемь раз увеличить адресную емкость системы и значительно повысить срок службы элементов питания.

Функциональная схема узла управления бытовой РЭА

Задачами данного функционального узла является получение по линии электросети командных посылок управления, преобразование последовательных кодов в параллельные и формирование восьми параллельных каналов передачи исполнительных команд. Функциональная схема узла 8-ми канального управления бытовой РЭА представлена на Рис.11.

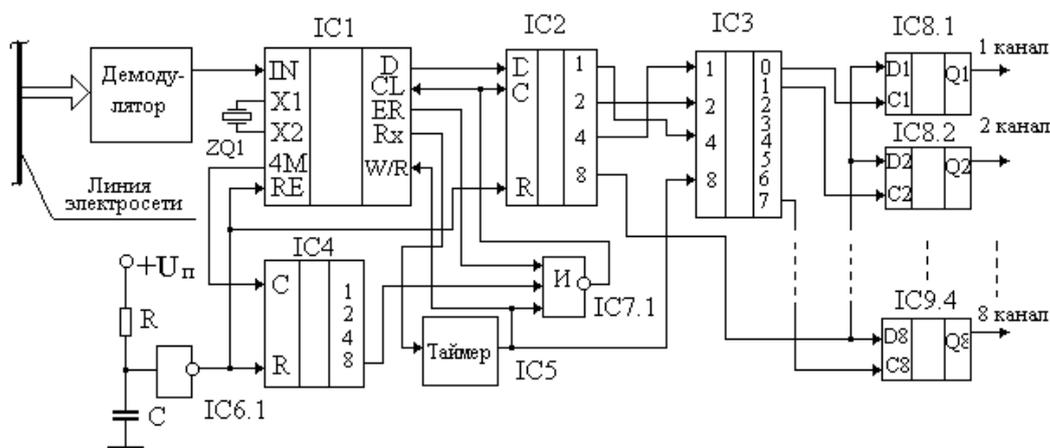


Рис.11. Функциональная схема узла 8-ми канального управления БРЭА

Функциональная схема узла 8-ми канального управления бытовой РЭА состоит из микроконтроллера СПП IC1, сдвигового регистра IC2, дешифратора команд IC3, счетчика тактовых импульсов IC4, таймера IC5, логического элемента «НЕ» IC6.1, логического элемента 3 И-НЕ IC7.1, буферных регистров IC8 и IC9. Буферные регистры служат в качестве ячеек памяти для хранения (фиксации) значений битов исполнительных команд и представляют собой восемь D – триггеров по четыре в каждом из корпусов интегральных схем IC8 и IC9.

Микроконтроллер СПП IC1 связан своим входом IN через демодулятор с линией электросети, а выходом D – со входом D сдвигового регистра IC2, выходные младшие разряды которого соответственно разведены по входам дешифратора IC3, а старший разряд подведен к объединенным входам DATA D-триггеров IC8 и IC9 и служит для выдачи командного бита. Входы тактовых синхроимпульсов CLK СПП IC1 и сдвигового регистра IC2 подключены к

выходу логического элемента 3 И-НЕ IC7.1, первый вход которого связан с выходом ERR2 СПП IC1, второй с выходом Q8 счетчика тактовых импульсов IC4, а третий с выходом таймера IC5. Таймер IC5 работает в ждущем режиме и запускается передним фронтом сигнала оповещения о поступлении данных в буфер приемника СПП IC1, подводимым к его входу с вывода Rx СПП IC1. Разрешением на считывание данных из буфера приемника СПП IC1 является выходной сигнал таймера IC5, который поступает одновременно на вход W/R СПП IC1, третий вход логического элемента 3 И-НЕ IC7.1 и на вход старшего разряда дешифратора IC3, восемь выходов Q0 – Q7 которого разведены соответственно по тактовым входам CLK D-триггеров IC8 и IC9. Линии сброса RESET ИС СПП IC1, сдвигового регистра IC2 и счетчика тактовых импульсов IC4 объединены и подключены к выходу логического элемента «НЕ» IC6.1, вход которого подведен к питанию +Uп через RC цепочку. Логический элемент «НЕ» IC6.1, выполняет функцию начальной установки, связанных с ним по входу RESET, всех ИС в момент подачи напряжения питания на узел 8-ми канального управления БРЭА.

Узел 8-ми канального управления бытовой РЭА работает следующим образом. После подачи напряжения питания начинается заряд конденсатора С, стоящего на входе логического элемента «НЕ» IC6.1, на выходе которого удерживается высокий логический уровень на время переходного процесса в цепи питания данного узла. Это обеспечивает правильную начальную установку всех триггеров, входящих в состав цифровых ИС. Заряд конденсатора С до высокого логического уровня приводит к установке низкого логического уровня на входах RESET микроконтроллера СПП IC1, сдвигового регистра IC2 и счетчика тактовых импульсов IC4. С этого момента запускается тактовый генератор в микроконтроллере СПП IC1, возбуждаемый кварцевым резонатором ZQ1, с частотой 8 МГц. Встроенный в микроконтроллер СПП IC1 делитель частоты на два выдает на его вывод 4М тактовые синхроимпульсы с частотой 4 МГц, которые поступают на вход С счетчика тактовых импульсов IC4. Счетчик тактовых импульсов IC4 в свою очередь делит частоту этих импульсов на 16 и заводит их с выхода Q8 на второй вход логического элемента 3 И-НЕ IC7.1. Логический элемент 3 И-НЕ IC7.1 работает как управляемый «вентель», который либо пропускает на свой выход эти тактовые синхроимпульсы либо не пропускает.

Если данные в буфере приемника микроконтроллера СПП IC1 отсутствуют, то на его выводе Rx присутствует низкий логический уровень, который запирает «вентель», и тактовые синхроимпульсы не проходят на входы CLK, выше указанных интегральных схем. При этом на выходе таймера сохраняется низкий логический уровень, что не дает возможности дешифратору IC3 формировать на своих выводах Q0 – Q7 единичный позиционный код (ЕПК). В этом случае буферные регистры IC8 и IC9 удерживают на своих выходных линиях Q1 – Q8 прежнее состояние логических уровней.

Если в буфер приемника микроконтроллера СПП IC1 поступили данные, то на выводе Rx появится высокий логический уровень. При условии отсутствия ошибок в сообщении, когда на выводе ERR2 микроконтроллера СПП IC1 не появится запирающий логический уровень, будет запущен таймер на время необходимое для «пропускания» через вентель нужного числа тактовых синхроимпульсов. Под управлением этих тактовых синхроимпульсов осуществляется вывод битов данных из буфера приемника микроконтроллера СПП IC1 и продвижение их на выходные разряды сдвигового регистра IC2.

Единичному позиционному коду ставится в соответствие три старших бита кода данных, подводимых в параллельном виде на вход дешифратора IC3. По этому ЕПК активизируется один из каналов управления электронным оборудованием. Младший бит кода данных несет информацию о команде. Таким образом старшие биты командного слова определяют канал управления, а младший бит – команду. Например, командами управления могут быть следующие значения младшего бита: “1” - “Включить”; “0” - “Выключить” питание одного из 8-ми электронных (электрических) приборов.

Избыточность кодов данных необходима для реализации информационной защиты в условиях воздействия электромагнитных или импульсных помех на линию связи. Для такой защиты успешно можно использовать код Грея.

Функциональная схема узла охранной сигнализации

Функциональная схема охранной сигнализации представлена на Рис.12. Она состоит из демодулятора, микроконтроллера СПП IC1, системного микроконтроллера IC2, буферного регистра IC3, памяти EEPROM IC4, блока исполнительных механизмов.

Кодированные сигналы от демодулятора через микроконтроллер СПП IC1 подаются на системный микроконтроллер IC2. В нем их анализируют, обрабатывают и подают на разные исполнительные механизмы. Подачу обработанных сигналов осуществляют через буферный регистр IC3. С узлом охранной сигнализации также связан датчик удара, предназначенный для получения первичной информации о состоянии входной двери, охраняемого

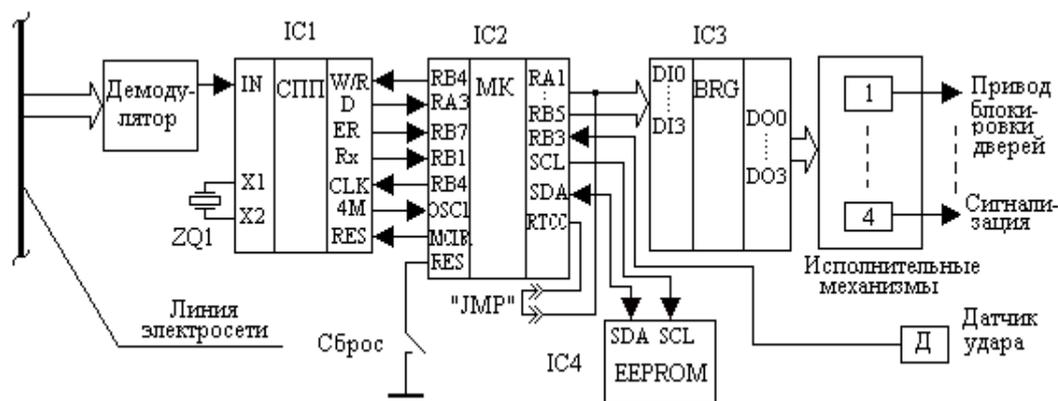


Рис.12. Функциональная схема узла охранной сигнализации

помещения или окон при воздействии на них различных механических и температурных факторов, и передачи ее для последующей обработки на микроконтроллер IC2.

Узел охранной сигнализации функционально выполнен по аналогии с известным узлом охранной сигнализации, изготавливаемой фирмой ООО “Линкей СБ”. Системный микроконтроллер IC2 предназначен для процедур анализа по идентификации индивидуального кода источника электросетевой связи, расшифровки кодов команд и формирования сигналов синхронизации а

также - обработки дешифрованных сигналов и формирования исполнительных команд. Память предназначена для хранения индивидуального кода источника электросетевой связи (или индивидуальных кодов, если установка и снятие охраны осуществляется с центрального узла управления).

Буферный регистр IC3 представляет собой схему сопряжения электрических параметров выходных управляющих цепей с входными цепями исполнительных механизмов, например, с реле блокировки замков дверей и т.п.

Узел охранной сигнализации работает следующим образом. Управление различными функциями исполнительных механизмов осуществляют по двум каналам: системы пейджинговой радиосвязи, например, пейджинговой передачи командных сообщений в формате POCSAG в зоне действия пейджинговых компаний, и центрального узла устройства управления бытовой РЭА и техники. Дистанционное управление узлом охранной сигнализации осуществляют от источника пейджинговой радиосвязи, например, с использованием программной и аппаратной среды стандартной системы радиопейджинга через ее базовую передающую станцию к абонентам. При передаче сообщения о постановке на охрану в пейджинговую компанию по линии связи: телефонной или сотовой, оператор компании, используя программное обеспечение и оборудование пейджинговой станции, являющееся источником радиосвязи, вводит по номеру (псевдониму абонента) в компьютер этой станции данное сообщение в виде цифро-буквенной информации, которое преобразуется, кодируется в формате POCSAG, записывается в выходную очередь базы данных, отправляется на пейджинг-терминал системы и через передатчик с антенной передается на антенну и приемник узла пейджингового канала (см. Рис.9) устройства управления бытовой РЭА. Приемник узла пейджингового канала в свою очередь преобразует этот радиосигнал в сигнал промежуточной частоты в виде кодовой последовательности в формате POCSAG, которая передается в двоичном коде по битам. Структура посылки представляет собой связанную по битам последовательность блоков информации. Первым блоком идет преамбула (576 бит), затем пакеты с данными (с 1-го по N-ый). Каждый пакет состоит из 17 кодовых слов, а каждое кодовое слово – последовательность из 32-х битов. Место первого кодового слова занимает слово синхронизации, все же последующие попарно образуют фреймы с 0-го по 8-ой. В слове синхронизации содержится индивидуальный код абонента (CAP - код), или физический адрес узла охранной сигнализации, по которому декодер формата POCSAG IC1 (см. Рис.10) вычисляет номер фрейма – начала принятого сообщения, используя проверочные биты БЧХ. С выхода приемника узла охранной сигнализации этот кодированный сигнал поступает на вход декодера формата POCSAG. Декодер формата POCSAG определяет скорость передачи данных кодированного сигнала, анализирует код идентификации этого сигнала на соответствие CAP-коду, хранящемуся в его памяти и, при совпадении этих кодов, корректирует по необходимости ошибки в битах сообщения согласно проверочным битам БЧХ и формирует на своем выходе данных однобайтовые последовательности, состоящие из адреса и данных, а на выходе синхронизации синхронно с битами данных тактовые синхроимпульсы. При несовпадении кодов, декодер вырабатывает сигнал сброса на выходе управления и подает его на входы сброса микроконтроллера СПП, счетчика тактовых импульсов и приемника, переводя их тем самым в энергосберегающий режим SLEEP.

С выхода данных декодера однобайтовые посылки адреса и данных синхронно по каждому биту передаются с тактовыми импульсами

синхронизации на вход микроконтроллера СПП. Микроконтроллер СПП записывает их в свой буфер передачи под управлением сигнала записи, вырабатываемого декодером. Одновременно счетчик тактовых импульсов отсчитывает биты адреса и данных и по окончании 3-го байта посылки формирует управляющий сигнал START. Сигнал START запускает внутреннюю схему управления СПП на передачу однобайтовых посылок в модулятор с запрограммированной скоростью. Модулятор заполняет каждый бит, однобайтовых посылок соответствующим высокочастотным колебанием электрического сигнала. Эти электрические сигналы через согласующий трансформатор попадают в линию электросети.

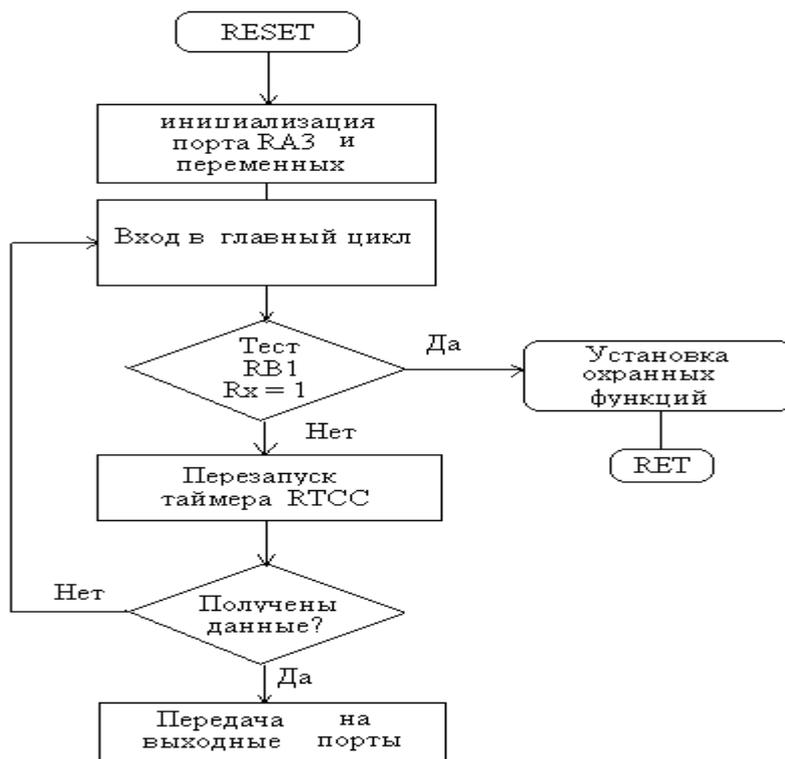


Рис.13. Алгоритм работы системного контроллера

Демодулятор узла охранной сигнализации принимает по линии электросети высокочастотные сигналы, фильтрует их, усиливает и преобразует в однобайтовые посылки, которые по ходу последовательного поступления размещаются в буфере приемника микроконтроллера СПП узла охранной сигнализации. После заполнения буфера приемника микроконтроллера СПП этими посылками на его управляющем выходе Rх будет сформирован высокий логический уровень, который передается на один из входных портов RB1 системного микроконтроллера IC2.

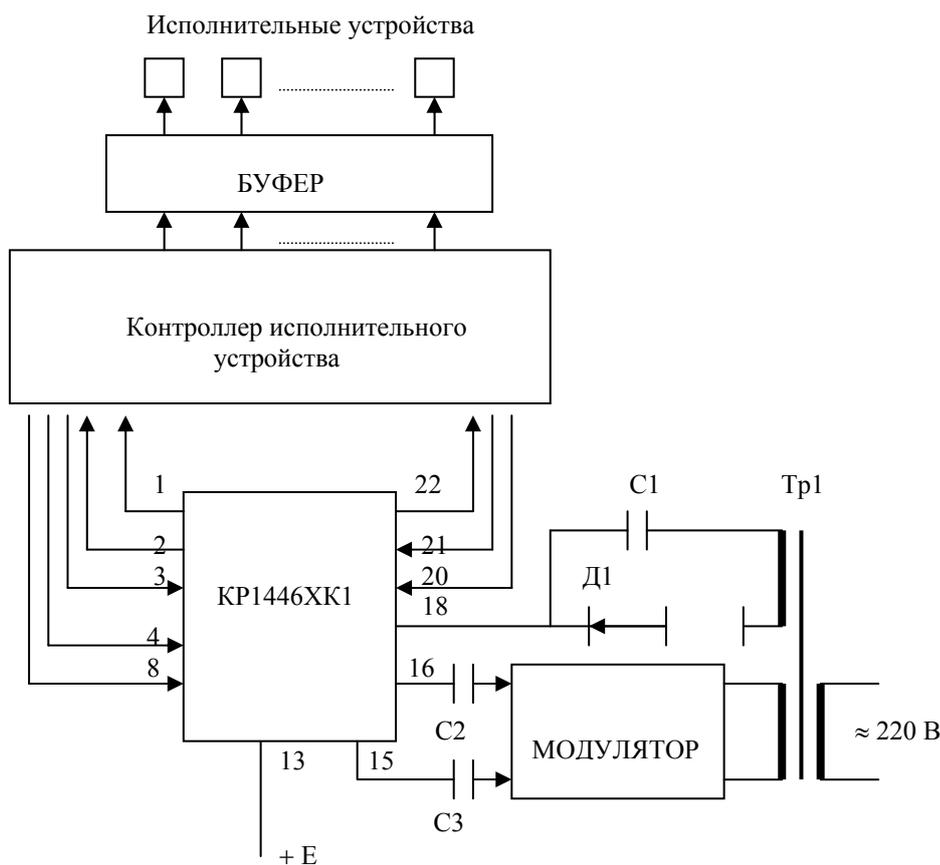
Системный микроконтроллер работает по алгоритму приведенному на Рис.13. Задачей системного микроконтроллера IC2, является идентификация ID – кода посылки, дешифрация кода команды, формирование тактовых синхроимпульсов и сигналов управления исполнительными механизмами. Кроме того, системный микроконтроллер должен обеспечить возможность записи дополнительных ID – кодов во внешнюю энергонезависимую память IC4 и считывания их из нее. Для согласования

слаботочных линий портов микроконтроллера с высокопоточными цепями исполнительных механизмов используется буферный регистр IC3. Датчик удара (вибраций) стандартного типа и подключается к одному из входных портов микроконтроллера. Синхронизация работы микроконтроллера осуществляется внешними тактовыми импульсами, которые вырабатывает СПП.

ПРАКТИЧЕСКАЯ ЧАСТЬ

На основании вышеизложенных данных необходимо разработать принципиальные схемы узлов устройства управления бытовой РЭА и техники. Исполнительными приборами могут служить например: осветительные приборы, вытяжная вентиляция, кондиционеры, радиоаппаратура, охранная сигнализация и т.д.

Обобщенная структурная схема имеет вид:



Модулятор собран по схеме двухтактного УНЧ, нагрузкой которого является первичная обмотка импульсного трансформатора Tr1. Номиналы конденсаторов C1, C2, C3 - 47 pF.

Контрольное задание № 1

Разработать на базе микроконтроллера СПП типа КР1446ХК1 принципиальную схему узла пейджингового канала управления бытовой РЭА со следующими исходными данными:

1. Источник управляющих сигналов – передающая станция пейджинговой компании.
2. Формат принимаемых цифровых посылок – POCSAG.
3. Скорость передачи:
пейджинговый канал -
А) 512 бит/сек;
Б) 1200 бит/сек;
В) 2400 бит/сек.
проводная линия – 248 бит/сек.
4. Объекты управления – 6 шт.
5. Функции управления:
А) Вкл/Выкл;
Б) Регулировка основных параметров объекта (задается дополнительно).
6. Источник питания пейджингового приемника – аккумулятор напряжением 1.5 В емкостью 1000 мАчас.
7. Время безотказной работы – трое суток.
8. Линия связи с объектами управления – промышленная сеть с напряжением 220 В и частотой 50 Гц.

Контрольное задание № 2

Разработать на базе микроконтроллера СПП типа КР1446ХК1 принципиальную схему узла охранной сигнализации бытового помещения со следующими исходными данными:

1. Разрядность кода идентификации – 8 бит.
2. Объем внешней ПЗУ – 1024 бит.
3. Источник питания – автономный, напряжение + 5 В.
4. Датчики первичной информации – 4 шт.
5. Скорость передачи цифровых слов по линии электросети с напряжением 220 В, частоты 50 Гц – 248 бит/сек.
6. Количество исполнительных механизмов – 3 шт.
7. Время автоматической постановки/снятия с охраны – 3мин./0.1мин.
8. Сигнализация:
А) многоголосая тональная;
Б) монотонная;
В) прерывистая.
9. Способ постановки/снятия охраны:
А) транспондерный;
Б) традиционный.

ЭТАПЫ ВЫПОЛНЕНИЯ ЗАДАНИЯ ПО РАЗРАБОТКЕ ПРИНЦИПИАЛЬНОЙ СХЕМЫ УСТРОЙСТВА УПРАВЛЕНИЯ РЭА.

1. Выбрать однокристалльный микроконтроллер для управления исполнительным устройством (например: КР1816ВЕ48/49/51, 89С2051, 89С51, PIC16С84 и т.д.)
2. Разработать алгоритм работы контроллера.
3. Представить функциональную схему всего устройства в целом.
4. Привести диаграммы приема и передачи информации для управления конкретным объектом (адресный код идентификации выбирается произвольно в указанном формате)
5. Необходимые пояснения по принципу работы устройств давать в письменном виде.
6. Отчет оформлять на отдельных листах бумаги установленного образца.

Отчет по практической работе должен содержать:

1. Упрощенную функциональную схему устройства управления электронным оборудованием.
2. Алгоритм работы контроллера исполнительного объекта.
3. Принципиальная схема устройства управления электронным оборудованием.
4. Временные диаграммы обмена информацией.
5. Описание работы устройства управления.

КОНТРОЛЬНЫЕ ВОПРОСЫ

1. Принцип кодирования и передачи информации в сети переменного тока.
2. Назначение 3-х центральных частот.
3. Как осуществляется прием информации и какой у нее протокол?
4. Как осуществляется передача информации и какой у нее протокол?
5. Структурная схема приемопередатчика и основные его характеристики.
6. Какие форматы приема и передачи данных по проводной линии Вам известны?
7. Как можно реализовать возможность обнаружения двойной ошибки?
8. Способы защиты информации, применяемые в проводных линиях связи.

Учебное издание

**ПРИЕМОПЕРЕДАТЧИК ПО ПРОМЫШЛЕННОЙ СЕТИ
ПЕРЕМЕННОГО ТОКА НАПРЯЖЕНИЕМ 110 В ÷ 380 В**

Методические указания

Составитель: Данилов Анатолий Викторович

Самарский государственный аэрокосмический университет имени
академика С.П. Королева. 443086 Самара, Московское шоссе, 34